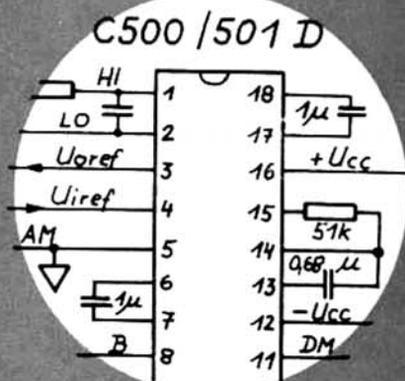




## Information Applikation



**A/D  
Wandler-  
System**



**C 500 D  
C 501 D  
C 502 D  
C 504 D**

**32**



**mikroelektronik**

**Information**  

---

**Applikation**

Heft 32:  
**A/D-WANDLERSYSTEM**  
**C 500 D-REIHE**

 **veb halbleiterwerk frankfurt/oder**  
im veb kombinat mikroelektronik  
 **KAMMER DER TECHNIK**  
Bezirksvorstand Frankfurt/O.

Autor: Dr.-Ing. Bernd K a h l  
Redaktion und Heinz S c h u l z  
Layout:  
Umschlag: Peter H o f f m a n n

Die vorliegende technische Information dient dem Informationsbedürfnis des Schaltungsentwicklers sowie interessierten Technikers im In- und Ausland zu speziellen ausgewählten Erzeugnissen der Halbleiterbauelemente - Industrie der Deutschen Demokratischen Republik. Sie gibt keine Auskunft über Liefermöglichkeiten und beinhaltet keine Verbindlichkeiten zur Produktion.

Gültige Unterlagen für den Bezug von in den Schaltungen beschriebenen Bauelementen sind allein die Typstandards, das gültigen Kenndatenblätter oder die im Liefervertrag selbst fixierten Vereinbarungen. Änderungen der Bauelementeigenschaften, die den technischen Fortschritt dienen, behält sich der Halbleiterbauelemente - Hersteller vor.

Für die Patentfreiheit der angegebenen Schaltungsvorschläge wird keine Gewähr übernommen. Anfragen und Hinweise, die sich auf Inhalt und Bezug dieser Schrift beziehen, bitten wir an nachstehende Anschriften zu richten:

DDR-Interessenten: Kammer der Technik  
Bezirksvorstand Frankfurt(Oder)  
1200 Frankfurt(Oder)  
Ebertusstraße 2

Interessenten  
im Ausland: VEB Halbleiterwerk Frankfurt(Oder)  
im VEB Kombinat Mikroelektronik  
Außenstelle Leipzig  
Werbung und Messen  
DDR 7010 Leipzig  
Messegelände, Halle 17, Kopfbau, II.Etage

Redaktionskommission: Heinz S c h u l z , Vorsitzender

Dipl.-Ing. Peter G r u n o w , KDT-BV  
Dipl.-Ing. Dieter B u t t g e r e i t  
Ingenieur Lothar F r i e d r i c h  
Dipl.-Ing. Hermann D o r n f e l d  
Ingenieur Gerd H i l l e b r a n d  
Dipl.-Wirtsch. Wolfgang M a t t k e

Redaktionsschluß: 31.1.1986

Nachdruck, auch auszugsweise, nur mit Genehmigung des  
Herausgebers !

Inhaltsverzeichnis:

	Seite
1. Allgemeine Kennzeichnung des A/D-Wandlersystems	5
2. Beschreibung des Mehrflankenintegrationsverfahrens	7
3. Aufbau und Funktion der Analogbausteine C 500 D und C 501 D	8
3.1. Blockschaltbild und Beschreibung	8
3.2. Elektrische Kenngrößen und Abhängigkeiten	13
3.3. Dimensionierungshinweise	23
3.4. Referenzspannungsversorgung	26
4. Aufbau und Funktion des Digitalbausteins C 502 D	29
4.1. Blockschaltbild und Beschreibung	29
4.2. Taktversorgung	37
4.3. Elektrische Kenngrößen und Abhängigkeiten	40
4.4. Dimensionierungshinweise	52
5. Aufbau und Funktion des Digitalbausteins C 504 D	52
5.1. Blockschaltbild und Beschreibung	53
5.2. Elektrische Kenngrößen und Abhängigkeiten	62
5.3. Dimensionierungshinweise	71
6. Applikative Hinweise zum Einsatz des C 500er-Systems	72
6.1. Analogteil C 500 D/ C 501 D	72
6.2. Digitalbaustein C 502 D	74
6.3. Digitalbaustein C 504 D	75
7. Schaltungen und Anwendungsbeispiele	77
7.1. Analogbaustein C 500 D/ C 501 D	77
7.2. Anzeigesystem mit C 502 D	81
7.3. Meßwertanzeige und Ausgabe mit C 504 D	82
7.4. Betriebsspannungsversorgung des Systems	83
7.5. Temperaturmessung	84
7.6. Ratiometrische Widerstandsmessung	88
7.7. Zeitdifferenzmessung mit den Steuerbausteinen	89
7.8. Multiplexierung mehrerer Analogbausteine	92
7.9. Multiplexierung mehrerer C 504 D	93
7.10. Automatische Meßbereichswahl	94

1. Allgemeine Kennzeichnung des A/D-Wandlersystems

Die Meßtechnik stellt immer höhere Anforderungen an die Auflösung und Genauigkeit von Analog-Digitalwandlern. Gleichzeitig wird mit dem wachsenden Einsatz der Mikrorechner-technik in der Industrie die Forderung nach A/D-Wandlern mit angepaßter Meßwertausgabe im Binär- oder BCD - Kode aktuell.

Die Bauelemente der C 500 er - Reihe stellen ein universell zusammenstellbares A/D-Wandlersystem für 3 1/2- und 4 1/2 - stellige Auflösung und Genauigkeit dar. Mit dieser Bauelemente-Reihe erfolgt die konsequente Weiterentwicklung auf dem Sektor der integrierenden Analog-Digital-Wandler im VEB Halbleiterwerk Frankfurt(Oder), die mit dem C 520 D /1/ begonnen wurde.

Die A/D-Wandlung erfolgt mittels Zweiflankenintegration („Dual-Slope -Verfahren“) mit einem zusätzlichen Zyklus zur automatischen Nullpunktkorrektur. Das System verarbeitet positive und negative Eingangsspannungen mit automatischer Vorzeichenerkennung und Ausgabe. Durch die Dimensionierung der externen Komponenten besteht die Möglichkeit, den Wandler hinsichtlich des Meßbereiches, der Empfindlichkeit, der Gleichtaktspannung, der Umsetzrate, Stör- und Brummspannungsunterdrückung optimal an das Meßproblem anzupassen, was speziell bei 4 1/2- stelliger Auflösung und Genauigkeit unbedingt erforderlich ist.

Ein kompletter A/D-Wandler besteht jeweils aus einem Analog- und einem Digitalbaustein oder einer Mikrorechnersteuerung. Im einzelnen gehören folgende Bausteine zu dem System:

C 500 D: Analogbaustein für 4 1/2-stellige Genauigkeit und Auflösung

C 501 D: Analogbaustein für 3 1/2-stellige Genauigkeit

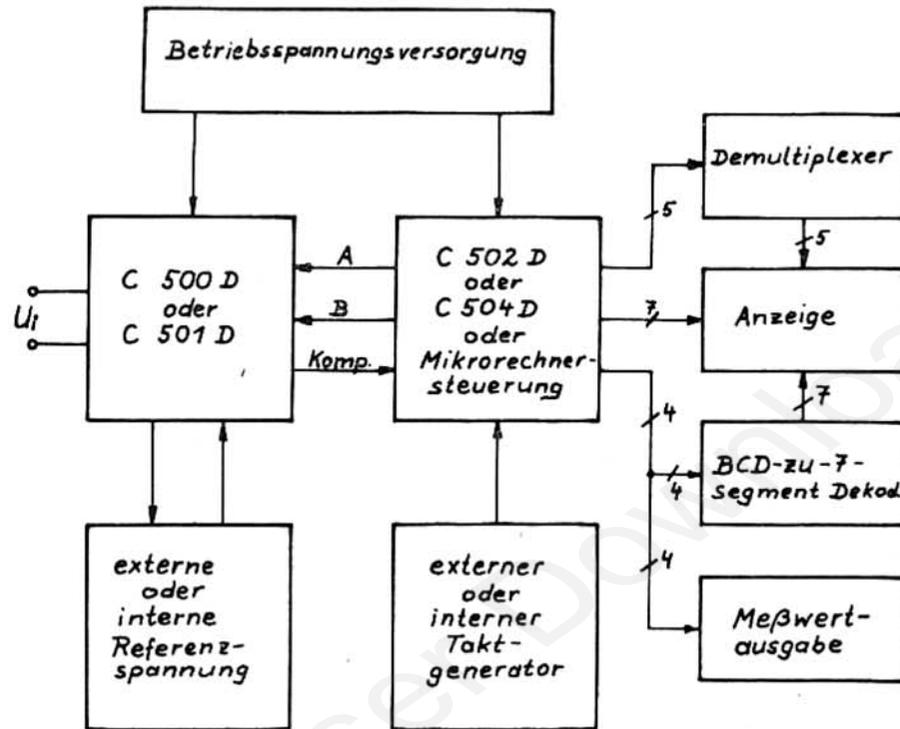
C 502 D: Digitalbaustein mit gemultiplexter 7-Segment-Ziffernausgabe

C 504 D: Digitalbaustein mit gemultiplexter Meßwertausgabe im BCD-Kode und zusätzlichen Steuerfunktionen

Die Zusammenschaltung des Systems zeigt Bild 1. Die Verbindung des Analog- mit dem Digitalteil erfolgt über eine einheitliche Schnittstelle mit 3 Steuerleitungen ( A, B, Komp.).

Der maximale Linearitätsfehler bei den Kombinationen C 500 D/ C 502 D bzw. C 500 D/ C 504 D beträgt bei 4 1/2-stelliger Auflösung ( ± 20 000 Stufen) nur ± 1 LSB. Die Bauelemente C 500 D/ C 501 D verfügen über eine extern zugängliche Referenzspannung von etwa 1,2 V auf der Basis einer unabgeglichene Bandgap - Referenzquelle.

Die Analogbausteine C 500 D/ C 501 D werden in einer Bimos- Misch-technologie und die Digitalbausteine C 502 D/ C 504 D in einer I<sup>2</sup>L- Technologie hergestellt.



B 1: prinzipieller Aufbau des C 500 - ADU - System (B1)

Mit diesen Bauelementen ist es möglich hochauflösende und sehr genaue Meßwertanzeigesysteme mit verhältnismäßig geringem Aufwand an externen Bauelementen zu realisieren.

Durch die umfangreichen Zusatzfunktionen des C 504 D steht damit ein digitaler Steuerbaustein zur Verfügung, der besonders für die Meßwerterfassung und für komfortable Digitalvolt- und Multi-meter interessant ist.

## 2. Beschreibung des Mehrflankenintegrationsverfahren

Das Mehrflankenintegrationsverfahren setzt sich aus einer Standard-Dual-Umsetzung /1/ und einer zusätzlich eingefügten Phase zur automatischen Nullpunktkorrektur der internen Offset- und Driftgrößen des Wandler zusammen.

Eine vollständige Meßwertumsetzung besteht aus drei Phasen:

1. automatische Nullpunktkorrektur während einer festen oder meßwertabhängigen Zeit
2. Integration der umzusetzenden Eingangsspannung  $U_i$  während einer festen Zeit  $t_1$
3. Abintegration der aufintegrierten Eingangsspannung mit  $U_{ref}$  während der Zeit  $t_2$

Der interne Zählerinhalt  $Z$  nach Beendigung der Referenzintegration beträgt:

$$Z = t_2 \cdot f_c = \frac{U_i}{U_{ref}} \cdot t_1 \cdot f_c = \frac{U_i}{U_{ref}} \cdot N \quad (1)$$

Mit  $f_c$  = Taktfrequenz des Systems

$N$  = interner Zählumfang zur Festlegung der Integrationszeit  $t_1$

Aus Gleichung (1) ist zu erkennen, daß als genauigkeitsbestimmende Größe die Referenzspannung  $U_{ref}$  übrig bleibt. Damit wird von allen anderen Komponenten nur Kurzzeitstabilität während der Eingangsspannungs- und Referenzspannungsintegrationsphase gefordert. Für hochauflösende Systeme ( 4 1/2 Stellen) sind entsprechend hohe Anforderungen an die Kurzzeitstabilität der Oszillatorkfrequenz zu stellen.

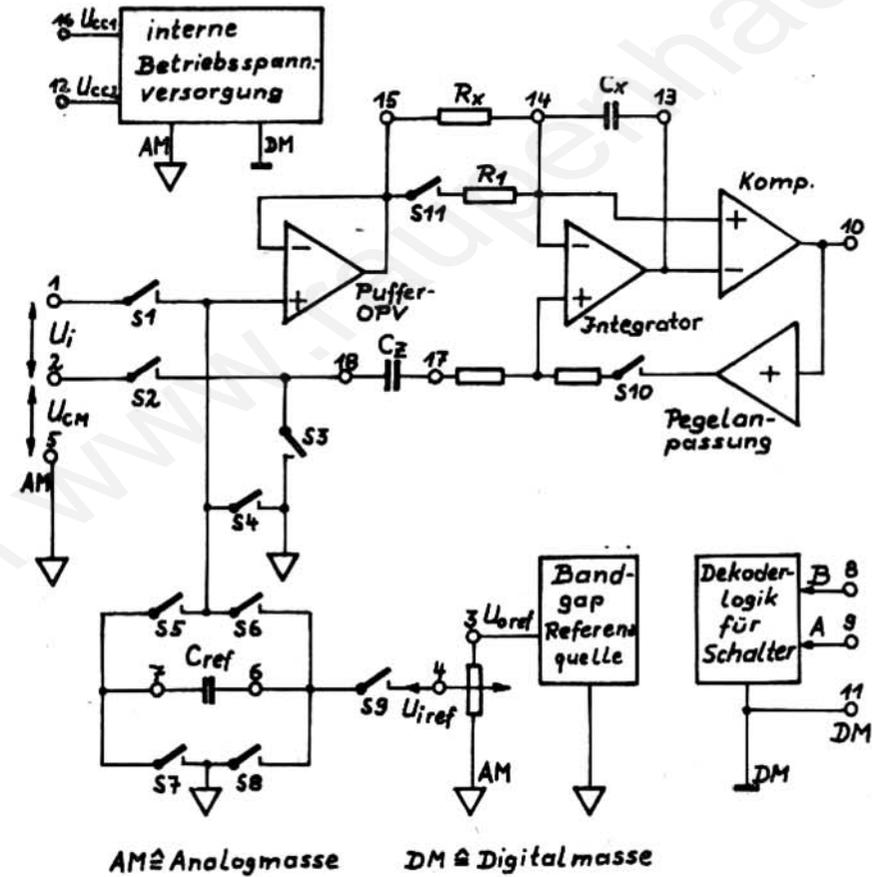
In der Phase der automatischen Nullpunktkorrektur wird der Analogbaustein durch interne Schalter vom Meßobjekt abgetrennt, die Meßeingänge werden kurzgeschlossen und alle internen Offsetgrößen werden auf Kondensatoren zwischengespeichert und bilden den Bezugsnullpunkt des Wandlers. Diese Korrektur erfolgt bei jeder Meßwertumsetzung.

### 3. Aufbau- und Funktion der Analogbausteine C 500 D und C 501 D

Bei den beiden Bauelementen C 500 D und C 501 D handelt es sich um pincompatible IS mit identischem inneren Aufbau, deren Klassifizierung von den erreichten Kennwerten während der Endmessung der Bauelemente abhängt.

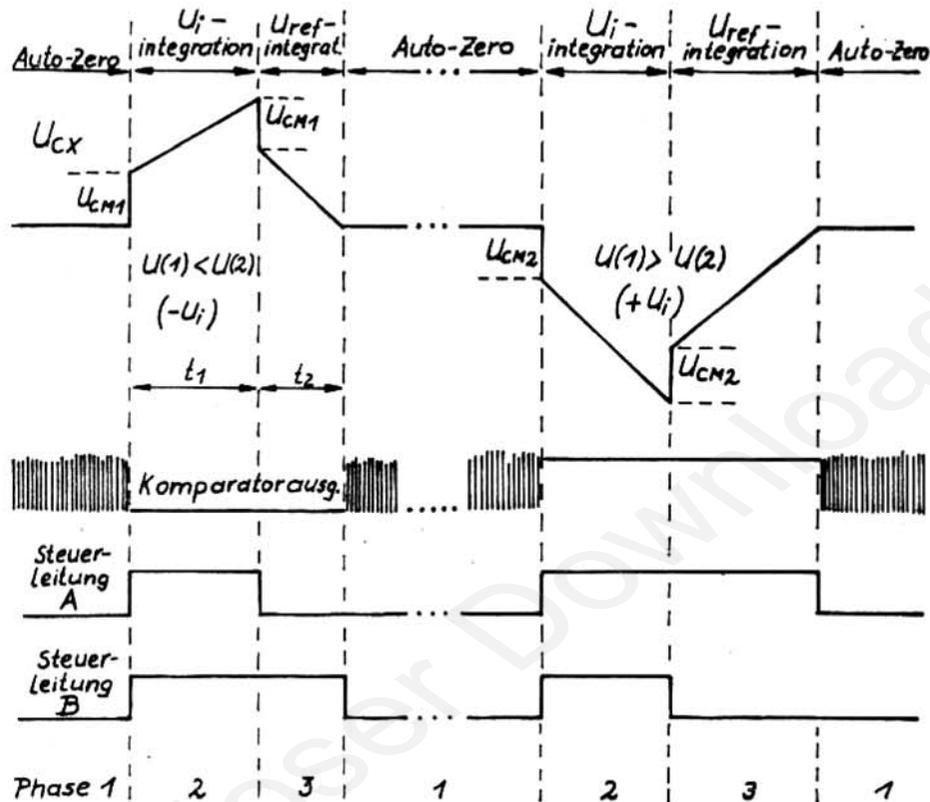
#### 3.1. Blockschaltbild und Beschreibung

Das prinzipielle Blockschaltbild für den C 500 D/ C 501 D zeigt Bild 2. Die Bausteine enthalten alle analogen Baugruppen für die Umsetzung, wie Puffer- und Integrator - OPV, Komparator, die Referenzspannungserzeugung, die FET-Schalter für die verschiedenen Umsetzphasen und den Logikdekoder für die Schalter, der von den Steuerleitungen A und B des Digitalteils angesteuert wird.



B 2: Blockschaltbild des Analogteils C 500 D/ C 501 D

Die Synchronisation der einzelnen Umsetzphasen wird von den Digitalbausteinen C 502 D/ C 504 D über die Steuerleitungen A und B vorgenommen. Der Funktionsablauf geht aus Bild 3, das die Integratorausgangsspannung für eine positive und negative Eingangsspannung und die dazugehörigen Steuersignale A und B und das Komparatorausgangssignal des C 500 D/ C 501 D darstellt, hervor.



B 3: Integratorausgangsspannung und Taktdiagramm der Steuerleitungen für  $\pm U_i$  und Gleichtaktspannung  $U_{OM}$

Tafel 1 zeigt die Wirkung der Steuerleitungspegel auf den Schaltzustand der internen Schalter der Analogbausteine.

Steuereingänge		geschlossene Schalter	Funktion
A	B		
low	low	3,4,7,9,10,11	automat.Nullpunkt Korrektur
high	high	1, 2	Integration der Eingangsspannung
low	high	3, 6, 7	Abintegration mit einer positiven Referenzspannung
high	low	3, 5, 8	Abintegration mit einer negativen Referenzspannung

Tafel 1: Steuerleitungs- und Schalterzustände der Analogbausteine

Eine Umsetzung beginnt stets mit einer „Auto-Zero-Phase“ ( $A = B = \text{Low}$ ). Der Wandler wird durch S 1 und S 2 in den Meßeingängen von dem Meßobjekt abgetrennt. Mit S 3 und S 4 erfolgt der Kurzschluß der Meßeingänge gegen die Analogmasse. S 10 schließt die interne Schleife zwischen Integrator und Komparator, wobei gleichzeitig die Offsetspannung des Puffer - OPV's in den Integrator eingespeist wird. Um eine höhere Aussteuerung am Integrator zu erreichen und damit die Nullpunkt Korrektur zu verbessern, wird zu  $R_x$  über S 11 während der Auto-Zero-Phase  $R_1$  parallelgeschaltet. Der gesamte Nullpunktfehler wird auf  $C_x$  und  $C_z$ , das gegen die Analogmasse geschaltet ist, geladen. In dieser Phase ist am Komparatorausgang ein hochfrequentes Schwingen vorhanden, weil der Komparator im Umschalt punkt betrieben wird. Das Schwingen wirkt sich nicht störend auf die Schaltung aus und reißt sofort mit dem Öffnen von S 10 ab. Mit den Schaltern S 7 und S 9 wird die am pin 4 angelegte Referenzspannung auf den Referenzkondensator  $C_{ref}$ , der ebenfalls gegen Analogmasse geschaltet ist, geladen.

Durch die Schalterkombination S 5 bis S 8 steht praktisch eine massefreie Referenzspannung zur Verfügung.

Die Dauer der Auto-Zero-Phase wird durch das Taktregime der Digital - IS auf 20 000 Eingangstakte festgelegt. Bei Verwendung des C 504 D kann diese Phase 2000 oder 20 000 Eingangstakte lang sein.

In der zweiten Phase der Meßwertumsetzung werden die Steuerleitungen A und B auf High geschaltet. Dabei werden nur die beiden Schalter S 1 und S 2 in den Meßeingängen geschlossen. Die Eingangsspannung  $U_i$  wird sehr hochohmig am Meßobjekt durch den Puffer - OPV abgegriffen und dem Integrator - OPV mit niederohmiger Impedanz angeboten.

Während der festen Zeit  $t_1$  wird  $U_i$  aufintegriert. Eine eventuell vorhandene Gleichtaktspannung  $U_{CM}$  verschiebt den Bezugspunkt für die Integration um diesen Wert. Das Taktprogramm und die Integratorspannung zeigt Bild 3.

Da die eigenen Offsetgrößen auf  $C_Z$  und  $C_X$  gespeichert sind, wird nur die Eingangsspannung während der Auf- und Abintegration erfaßt. Bei den Meßeingängen handelt es sich um echte Differenzeingänge, da die Eingangsklemmen auf die hochohmigen Eingänge von MOS - Differenzverstärkern geschaltet werden, so daß Messungen an Brückenschaltungen möglich sind. Die Eingangs - Bias - Ströme liegen bei 25°C unter 100 pA (typ. 10 ... 30 pA ) und sind damit denen der Bifet - OPV's vergleichbar.

Während der beiden Integrationsphasen erscheint am Komparatorausgang ein Low - Signal bei negativer Eingangsspannung ( $U(1) < U(2)$ ) bzw. ein High -Signal bei positiver  $U_i$  ( $U(1) > U(2)$ ). Mit dem Wechsel von A = B = High nach A  $\neq$  B, d.h. bei maximaler Aussteuerung des Integrators, wird das Komparatorsignal (die Vorzeicheninformation) vom Digitalteil abgefragt und zwischengespeichert. Damit erfolgt die Steuerung der Leitungen A und B für die Referenzintegrationsphase derart, daß die Referenzspannung mit zur Meßspannung entgegengesetzter Polarität an den Puffer - OPV gelegt wird.

Bei  $U_i \geq 0$  V werden die Steuerleitungen auf A = High und B = Low gesetzt. Die Schalter S 3, S 5 und S 8 werden geschlossen, so daß die Referenzspannung mit negativer Polung am Puffer - OPV anliegt. Bei  $U_i < 0$  V werden A = Low und B = High gesetzt und die Schalter S 3, S 6 und S 7 geschlossen. Die Abintegration erfolgt mit positiver Referenzspannung. Mit dem Schalten des Komparators im Bezugsnulldurchgang wird die Referenzintegrationsphase beendet und A und B werden auf Low geschaltet. Der Wandler befindet sich wieder in der Auto-Zero-Phase. Die Referenzintegrationszeit ist der Eingangsspannung  $U_i$  proportional.

Eine Gleichtaktspannung  $U_{CM}$  zwischen pin 2 und 5 (Analogmasse) verschiebt den internen Bezugspunkt der Schaltung während der Eingangsspannungsintegrationsphase um den Betrag von  $U_{CM}$ . Bei der Dimensionierung der Integratorbeschaltung ist die maximal mögliche  $U_{CM}$  zu berücksichtigen, so daß der Integrator nicht in die Begrenzung gesteuert wird.

### 3.2. Elektrische Kenngrößen und Abhängigkeiten

Die Schaltkreise C 500 D/ C 501 D werden im 18-poligen DIL - Gehäuse (Plast) der Bauform 21.1.1.2.18 entsprechend TGL 26 713 produziert. Für die Bauelemente gilt die TGL 43 084 bzw. /2/.

#### 3.2.1. Anschlußbelegung

pin	Funktion
1	H - Analogeingang
2	L - Analogeingang
3	Referenzspannungsausgang
4	Referenzspannungseingang
5	Analogmasse AM
6	Referenzkapazität 2
7	Referenzkapazität 1
8	Steuereingang B
9	Steuereingang A

pin	Funktion
10	Komparatorausgang
11	Digitalmasse DM
12	negative Betriebsspannung $-U_{CC2}$
13	Integratorausgang
14	Integratoreingang
15	Puffer - OPV - Ausgang
16	positive Betriebsspannung $U_{CC1}$
17	Nullpunktkapazität 1
18	Nullpunktkapazität 2

### 3.2.2. Grenzwerte

Die Grenzwerte dürfen in keinem Betriebszustand des Wandlers über- bzw. unterschritten werden.

Kenngröße	Kurzzeichen	Kleinstwert	GrößtWert
Betriebsspannung bezüglich Analog- und Digitalmasse	$U_{CC1}$ $-U_{CC2}$	-	18 V 18 V
Eingangsspannung	$U_I$	$-U_{CC2}$	$U_{CC1}$
Komparatorausgangs- spannung	$U_{OH}$	0 V	$U_{CC1}$
Komparatorausgangs- senkenstrom	$-I_{OL}$	0 mA	20 mA
Ausgangsquellenstrom	$I_{O3/13/15}$	0 mA	10 mA

Tafel 2: Grenzwerte für den C 500 D/ C 501 D

Die Ausgänge der Analogbausteine sind nicht kurzschlußgeschützt.

Die Klammerwerte gelten für den Temperaturbereich von  $0^\circ C \leq \vartheta_a \leq 70^\circ C$  und sind Nebenkennwerte.

Bei der Messung des Nullpunktfehlers wird mit  $U_{REF} = 0,1 V$ , das entspricht einer Systemauflösung von  $10 \mu V$ , gearbeitet und der angezeigte Wert bei Eingangskurzschluß ausgewertet. Die angegebene Schwankungsbreite von  $\pm 20 \mu V$  bzw.  $\pm 50 \mu V$  ergibt sich über 5 ausgeführte Messungen und ist ein Maß für das Eigenrauschen der Analog - IS.

### 3.2.3. Betriebsbedingungen

Die Betriebsbedingungen für die Analogbausteine beschränken sich auf zwei Angaben:

Betriebsspannung	$11,4 V \leq U_{CC1} \leq 15 V$ $11,4 V \leq  U_{CC2}  \leq 15 V$
Umgebungstemperatur	$0^\circ C \leq \vartheta_a \leq 70^\circ C$

### 3.2.4. Kennwerte C 500 D und C 501 D

Die Messung der Kennwerte (Haupt- und Nebenkenngrößen) erfolgt bei der nachfolgend angegebenen Dimensionierung:

$$\begin{aligned}
 U_{CC1} &= -U_{CC2} = (12 \pm 0,6) V \\
 \vartheta_a &= 25^\circ C - 5K \\
 C_X = C_{REF} &= 1 \mu F \pm 20 \% \quad (\text{Typ : KP}) \\
 C_Z &= 1 \mu F \pm 20 \% \quad (\text{Typ : MKC}) \\
 R_X &= 43 k \Omega \pm 5 \% \\
 U_{REF} &= +1 V \pm 1 \% \quad (\text{abgleichbar}) \\
 \text{Umsetzrate : } f_u &= 2,5 \text{ Messg./sec.} \pm 1 \%
 \end{aligned}$$

falls nicht anders angegeben.

Tafel 3: Kenngrößen C 500 D und C 501 D

Kenngröße	Kurzzeichen	Maßeinheit	C 500 D		C 501 D	
			lt. TGL min.	typ.	lt. TGL max.	typ.
Stromaufnahme	$I_{CC1}$	mA	-	7,7 (7,9)	20 (25)	7,7 (7,9)
	$I_{CC2}$	mA	-	7,4 (7,2)	18 (23)	7,5 (7,3)
Komparator -I- Ausgangsspannung ( $I_{OL} = 1,6 \text{ mA}$ )	$U_{OL}$	V	-	0,15 (0,13)	0,4 (0,8)	0,14 (0,12)
H-Eingangsstrom, A, B ( $U_{IH} = 2 \text{ V}$ )	$I_{IH}$	$\mu\text{A}$	-	0,002 (0,003)	40 (160)	0,002 (0,003)
I-Eingangsstrom A, B ( $U_{IL} = 0,8 \text{ V}$ )	$-I_{IL}$	$\mu\text{A}$	-	53 (58)	300 (500)	54 (59)
Nullpunktfehler (Eingangskurzschluß)	$F_N$	$\mu\text{V}$	$-50 \pm 20$	$(-50..+30) \pm 10$	$50 \pm 20$	$(-50..+70) \pm 20$
Linearitätsfehler bezogen auf 4 1/2 Digit ( $U_{ref} = 1 \text{ V}$ )	$F_{LIN}$	ISB	-	0,2 (0,4)	1 (9)	0,3 (0,6)
Umpolfehler (am Endwert)	$F_R$	ISB	-	0,3	1	0,3
Gleichtaktfehler ( $\Delta U_{CM} = \pm 1 \text{ V}$ )	$F_{CM}$	ISB	-	0,5	1	0,7
Referenz-Ausgangsspannung ( $I_{Oref} = 1 \text{ mA}$ )	$U_{Oref}$	V	1,12	1,20	1,32	1,20

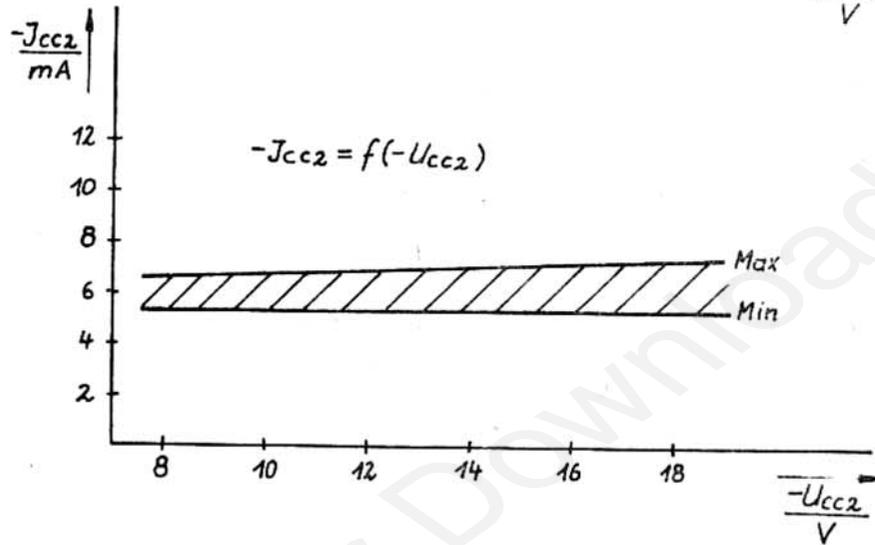
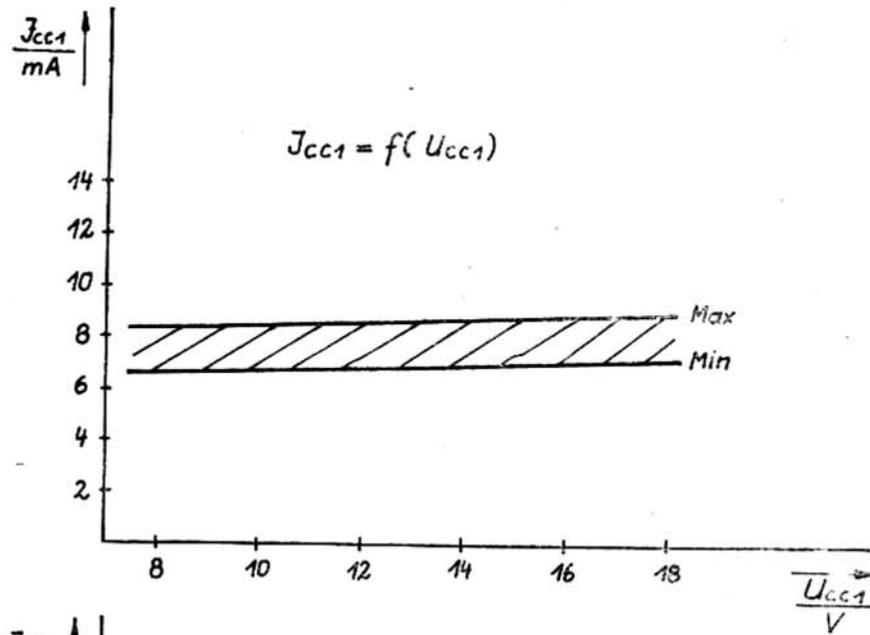
3.2.5. Informationswerte

Kennwert	Kurzzeichen	typ. Wert
Temperaturkoeffizient des Nullpunktfehlers	TK ( $F_N$ )	1 $\mu\text{V/K}$
TK des Umpolfehlers	TK ( $F_R$ )	0,03 ISB/K
TK des Endwertes mit externer Referenz	TK (F.S.)	0,025 ISB/K 1,3 ppm /K
Betriebsspannungsunterdrückung der internen Referenz	SVR ( $U_{OREF}$ )	82 dB
Betriebsspannungsunterdrückung bei 4 1/2 Digit am Endwert	SVR (F.S.)	0,4 ISB/V

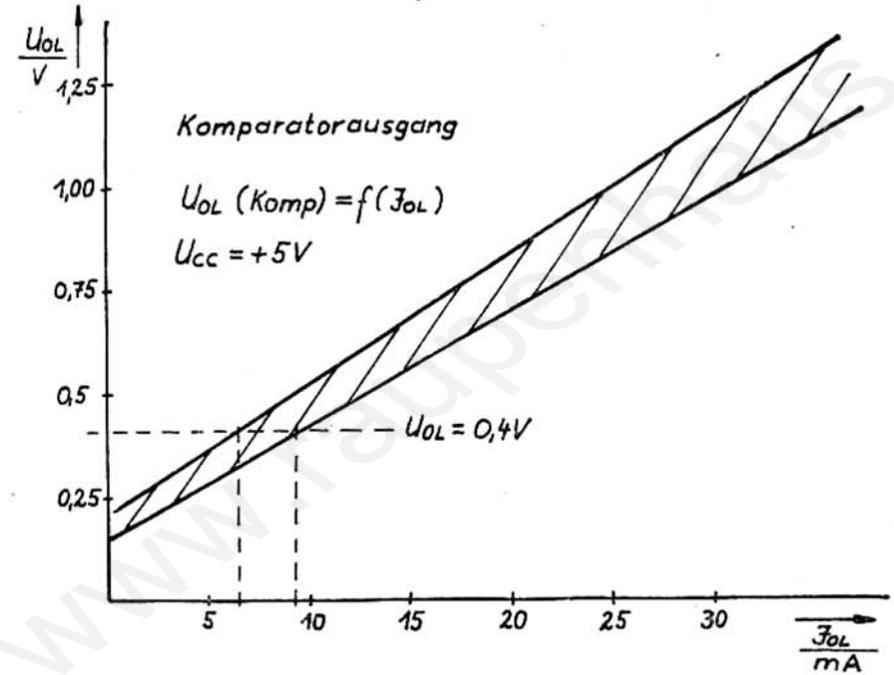
Tafel 4: Informationswerte der C 500 D und C 501 D

3.2.6. Abhängigkeiten

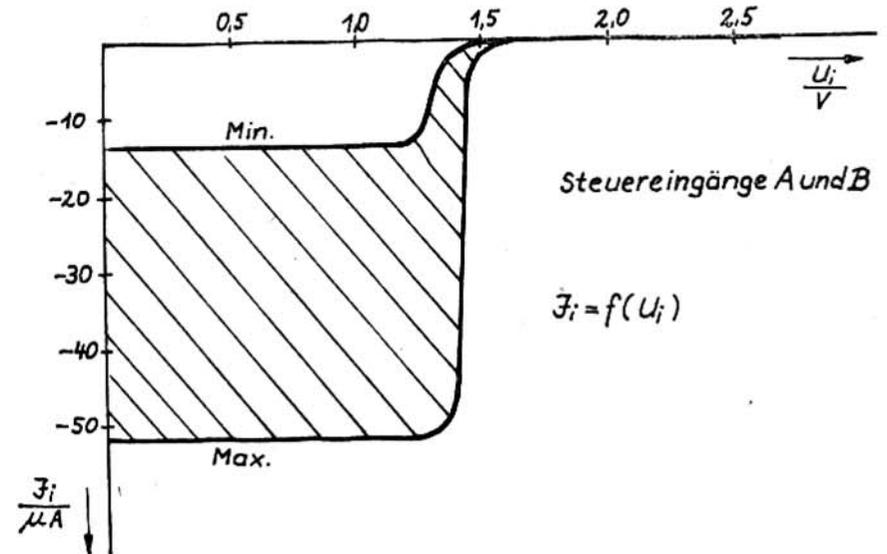
Die Abhängigkeiten sind im wesentlichen dem Informationsblatt /3/ entnommen. Andere Abhängigkeiten wurden im Labor an kleinen Stückzahlen gemessen, sind also nicht in jedem Fall repräsentativ.



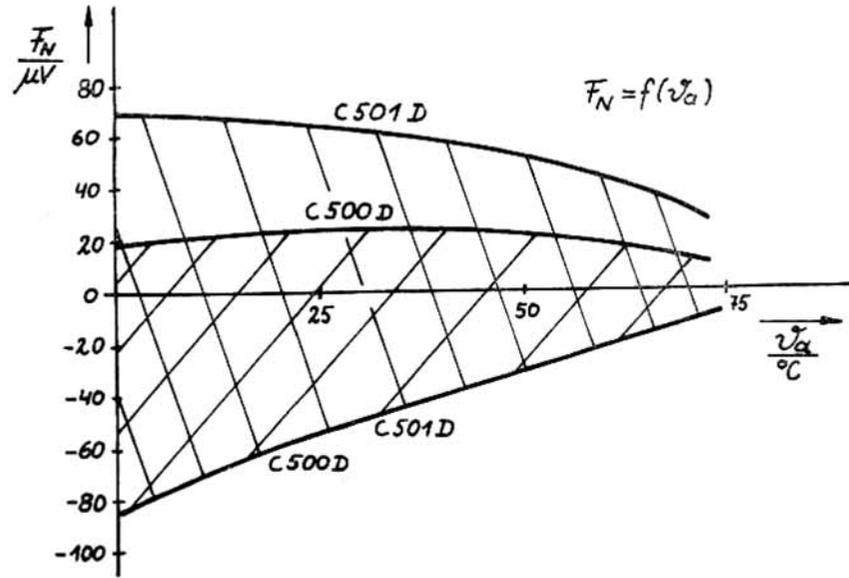
B 4: Stromaufnahme der C 500 D/ C 501 D über  $\pm U_{CC1/2}$



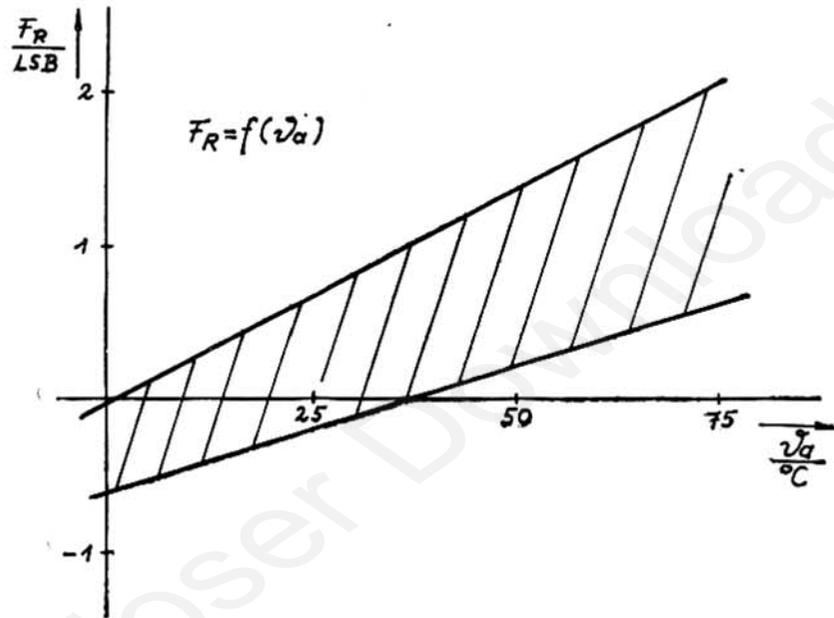
B 5: Komparatorausgangsspannung  $U_{OL} = f(I_{OL})$



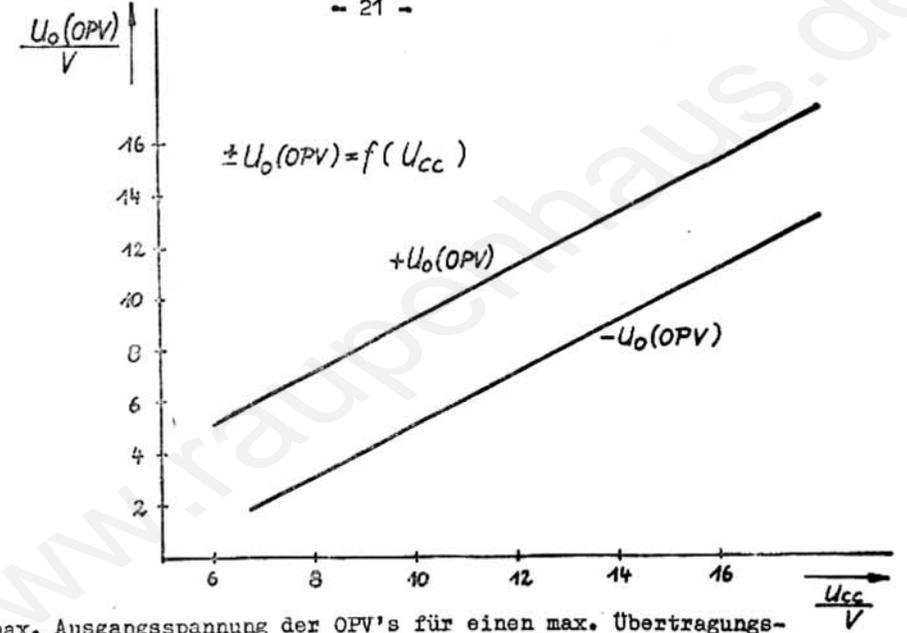
B 6: Eingangskennlinie der Steuereingänge A und B



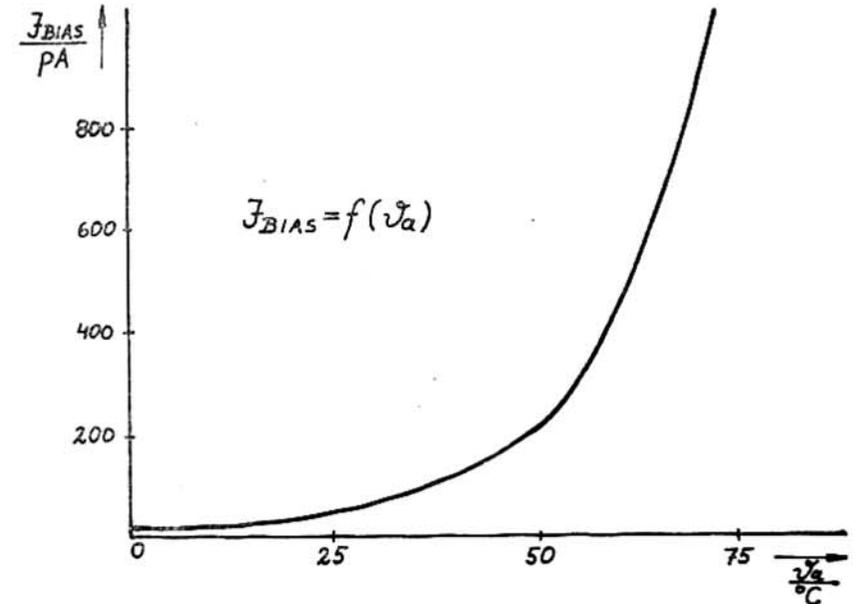
B 7: Nullpunktfehler  $F_N$  als Funktion der Temperatur



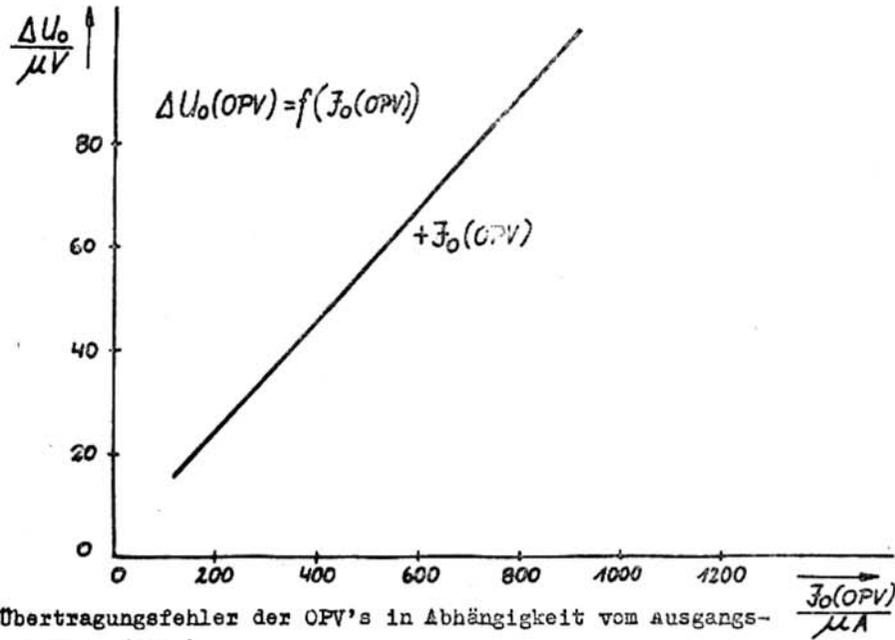
B 8: Umpolfehler  $F_R$  in Abhängigkeit von der Temperatur



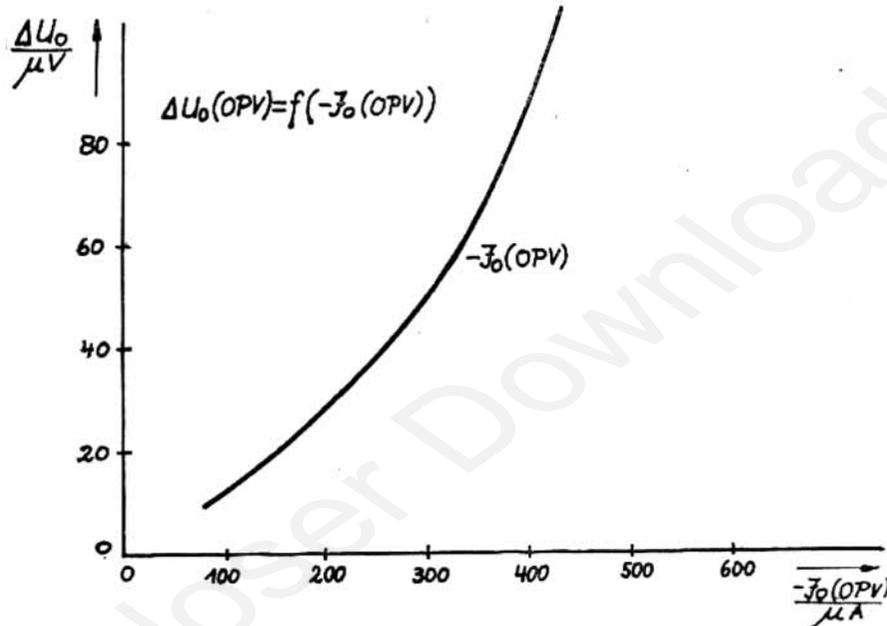
B 9: max. Ausgangsspannung der OPV's für einen max. Übertragungsfehler von  $100 \mu V$  (Offset = 0)



B 10: Eingangsbiasströme in Abhängigkeit von der Temperatur



B 11: Übertragungsfehler der OPV's in Abhängigkeit vom Ausgangsstrom  $I_0$  (OPV)



B 12: Übertragungsfehler der OPV's in Abhängigkeit vom Ausgangsstrom  $-I_0$  (OPV)

### 3.3. Dimensionierungshinweise

Durch die weitgehend freie Wahl der Dimensionierung der externen Komponenten ist eine optimale Anpassung der geforderten Systemgenauigkeit an das Meßobjekt möglich. Es sind folgende Punkte zu beachten:

Grundsätzlich ist der Integrationshub  $U_{GX}$  am Kondensator  $C_X$  unter Berücksichtigung der Randbedingungen ( $\pm U_{CCmin}$ ,  $U_{Imax}$ ,  $U_{IREF}$ , Umsetzrate, Gleichtaktspannung,  $R_X$ ) so groß wie möglich zu wählen

$$\frac{U_{GX}}{max} = \frac{U_{I}/max \cdot t_1}{R_X \cdot C_X} \quad (2)$$

Die Aussteuerung der OPV's sollte einschließlich der Gleichtaktspannung bis max. 4 V (3 V) an die Betriebsspannung erfolgen.

Weiterhin ist zu berücksichtigen, daß die OPV's max. 300  $\mu A$  Ausgangsstrom liefern bzw. aufnehmen können. Daraus ergibt sich:

$$R_X \geq \frac{U_{I}/max}{300 \mu A} \quad (3)$$

Als Richtlinie bei  $U_{Imax} = \pm 2 V$ :

$$30 \text{ k}\Omega \leq R_X \leq 100 \text{ k}\Omega \quad (\text{typ. } 51 \text{ k}\Omega)$$

$$C_X = 0,1 \mu F \quad (\text{typ. } 1 \mu F)$$

$$C_Z = C_{REF} \geq 0,1 \mu F \quad (\text{typ. } 1 \mu F)$$

Für große Genauigkeiten empfiehlt es sich eine hohe Betriebsspannung zu verwenden

$$12 V \leq U_{CC} \leq 15 V \quad (\text{typ. } \pm 15 V)$$

Die Funktion des Umsetzers ist bei entsprechender Dimensionierung im Bereich  $+5 V < U_{CC1} < 18 V$  bzw.

$$-8 V > U_{CC2} > -18 V \text{ gesichert.}$$

Der Zusammenhang zwischen max. Eingangsspannungsbereich und dem Referenzspannung lautet:

$$U_{Imax} = 2 \cdot U_{IREF} \quad (4)$$

Mit  $0,1 \text{ V} \leq U_{\text{IREF}} \leq 5 \text{ V}$  ergibt sich

$$0,2 \text{ V} \leq /U_{\text{I}/}_{\text{max}} \leq 10 \text{ V}$$

D.h. mit dem Schaltkreissatz sind Systemauflösungen zwischen  $10 \mu\text{V} \leq 1 \text{ LSB} \leq 500 \mu\text{V}$  bei 4 1/2 stelligem Betrieb möglich. Die Kenndatenhaltigkeit wird aber nur bei  $U_{\text{IREF}} = 1 \text{ V}$  geprüft. Für  $0,1 \text{ V} \leq U_{\text{IREF}} \leq 0,5 \text{ V}$ , d.h. bei Auflösungen zwischen  $10 \mu\text{V}$  und  $50 \mu\text{V}$  werden die Systemfehler zwangsläufig größer. Deshalb ist z.B. die Belastung des Puffer - OPV's weiter zu reduzieren ( $I_0 \leq 50 \mu\text{A}$ ) und die Umsetzrate zu verringern.

Die Eingänge des Wandlers sollten mit einer RC - Kombination beschaltet werden, wobei der Widerstand ( $R = 10 \text{ k}\Omega \dots 100 \text{ k}\Omega$ ) zur Strombegrenzung der internen Klemmdioden bei  $/U_{\text{I}}/ > /U_{\text{CC}}/$  dient.

Mit der RC-Kombination ( $C = 10 \text{ nF} \dots 100 \text{ nF}$ ) wird gleichzeitig die Störsignaleinkopplung bei der Messung an hochohmigen Quellen verringert.

Die Abblockung der Betriebsspannungen erfolgt nahe am Schaltkreis mit einem  $47 \mu\text{F}$  - Elko und einem  $33 \text{ nF} \dots 100 \text{ nF}$  Scheiben - C gegen die Analogmasse.

Wird ohne Gleichtaktspannung gearbeitet, sind die Anschlüsse 2 (L - Eingang) und 5 (Analogmasse) zu verbinden.

Die Analog- und Digitalmasse sind im C 500 D/ C 501 D nicht miteinander verbunden. Zur Minimierung von Störungen sollten beide erst am Netzteil (siehe Bild 48) oder am Platineneingang miteinander verbunden werden.

Die Funktion der Bauelemente ist gewährleistet, wenn das Potential der Digitalmasse im Bereich  $-U_{\text{CC2}}$  bis  $+U_{\text{CC1}} - 4 \text{ V}$  liegt. Über die Analogmasse dürfen keine Ströme des Digitalteils oder der Anzeige fließen. Die Steuerleitungen A und B sind direkt vom Digitalteil zum C 500 D/ C 501 D zu führen.

Wegen der hohen Schaltpegel auf den drei Steuerleitungen ist bei der Platinengestaltung darauf zu achten, daß das Übersprechen der Schaltflanken auf den analogen Teil der Schaltung, speziell auf die Kondensatoren und  $R_x$  minimal gehalten wird.

Für das Integrator - C sollte der verlustärmste Folienkondensator, der zur Verfügung steht, verwendet werden: z.B. Polypropylenkondensatoren ( KP, MKPI). Für den Referenzkondensator sollte ebenfalls ein verlustarmes Folien - C verwendet werden: z.B. Polyester - C, MKT - C, o.ä.. Für den Nullpunktkondensator reicht ein MKL - Kondensator aus.

Die in Glg. (2) verwendete Integrationszeit  $t_1$  berechnet sich nach:

$$t_1 = \frac{20\ 000}{f_c} \quad (5)$$

$f_c$  = Taktfrequenz des Digitalteils

weil für  $t_1$  20 000 Eingangstakte erforderlich sind.

Bei 50 Hz - Netzfrequenz wird üblicherweise eine Integrationszeit von  $n \times 20 \text{ ms}$  gewählt, um eine hohe Brummspannungsunterdrückung des Systems zu erhalten. Bei  $f_c = 200 \text{ kHz}$  ergibt sich  $t_1 = 100 \text{ ms}$ , d.h. es wird über 5 Netzspannungsperioden integriert.

Die Umsetzrate ergibt sich zu:

$$f_u = \frac{f_c}{80\ 000} \quad (6)$$

da für eine vollständige Meßwertumsetzung 80 000 Eingangstakte erforderlich sind. Für 4 1/2-stelligen Betrieb sollte die Umsetzrate

$$1 \text{ s}^{-1} \leq f_u \leq 5 \text{ s}^{-1} \quad (\text{typ. } 2,5 \text{ s}^{-1})$$

und für 3 1/2-stelligen Betrieb

$$1 \text{ s}^{-1} \leq f_u \leq 100 \text{ s}^{-1}$$

betragen.

Das Analogsystem verfügt über eine sehr gute Betriebsspannungsunterdrückung

$$\text{SVR} (\pm U_{\text{CC}}) \approx 90 \text{ dB}$$

und eine sehr gute Gleichtaktunterdrückung

$$\text{CMRR} \approx 90 \text{ dB}$$

wobei als Meßbedingung eine Gleichtaktspannung von  $U_{\text{CM}} = \pm 1 \text{ V}$  verwendet wird.

### 3.4. Referenzspannungsversorgung

Der Referenzgang liefert eine gepufferte Bandgap-Spannung zwischen 1,12 V ... 1,32 V, die bis zu  $I_{OREF} = 10 \text{ mA}$  belastbar ist. In den Bildern 13 und 14 sind die Last- und Temperaturabhängigkeit der Referenzspannung gezeigt. Im Mittel liegt  $U_{OREF} = 1,2 \text{ V}$ . Die Betriebsspannungsunterdrückung beträgt  $SVR (U_{OREF}) \approx 82 \text{ dB}$  bzw.  $80 \dots 100 \text{ } \mu\text{V/V}$ . Die Lastabhängigkeit liegt etwa bei:

$$\Delta U_0 / \Delta I_0 \approx 7 \text{ mV/mA} \quad (r_o \approx 70\Omega)$$

Wie aus Bild 14 zu ersehen ist, sollte die interne Referenzspannung für 4 1/2-stelligen Betrieb nicht verwendet werden. Bei 3 1/2-stelliger Meßwertfassung und kleinerem Umgebungstemperaturbereich kann die interne Referenzspannung genutzt werden.

Die Funktion des Bauelementes ist für den Bereich

$$0,1 \text{ V} \leq U_{IREF} \leq 5 \text{ V} \text{ gesichert.}$$

Wegen Glg. (4) ergibt sich damit die Möglichkeit die Empfindlichkeit (Auflösung) des Wandlers an die verschiedensten Sensoren ( B 511 N, PT 100, Thermoelemente u.a.) anzupassen.

Bei der Referenzspannungsversorgung sollten folgende Punkte berücksichtigt werden.

Die Ausgangsimpedanz der Quelle sollte unter  $10 \text{ k}\Omega$  liegen, da  $C_{REF}$  direkt über diesen Eingang beim Einschalten bzw. bei Meßwertänderungen bei ratiometrischer Messung auf bzw. umgeladen werden muß.

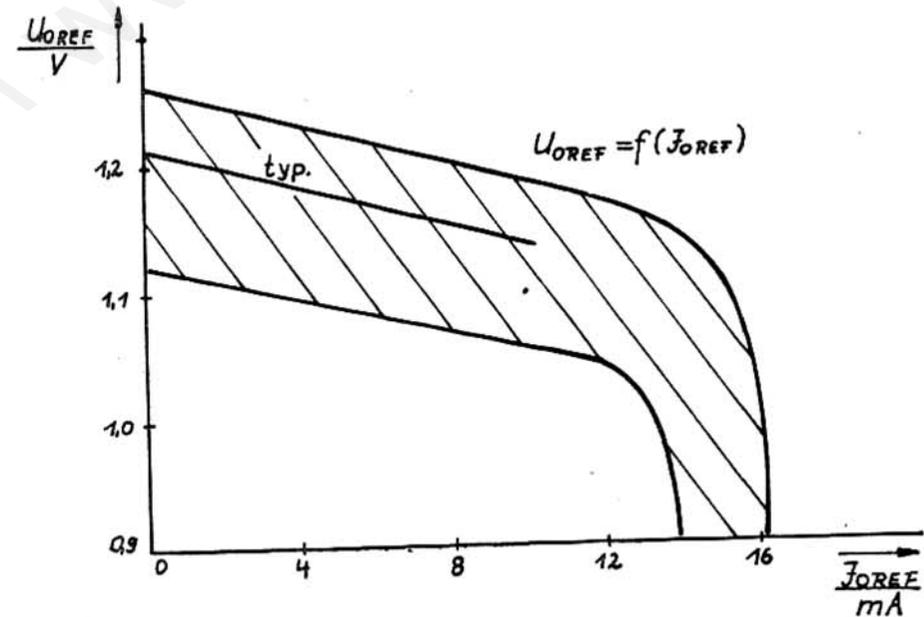
Die Analogmasse ist der Bezugspunkt für den gesamten C 500 D/ C 501 D. Deshalb sollte der Teilerfußpunkt möglichst nahe am Anschluß 5 (AM) angeordnet sein.

Die Stabilität der Referenzspannung bestimmt vorrangig die Stabilität des gesamten Wandlers. Wegen Glg. (4) wirkt sich eine Referenzspannungsänderung am Bereichsende ( $U_{I_{max}}$ ) um den Faktor 2 verstärkt als Umsetzfehler aus.

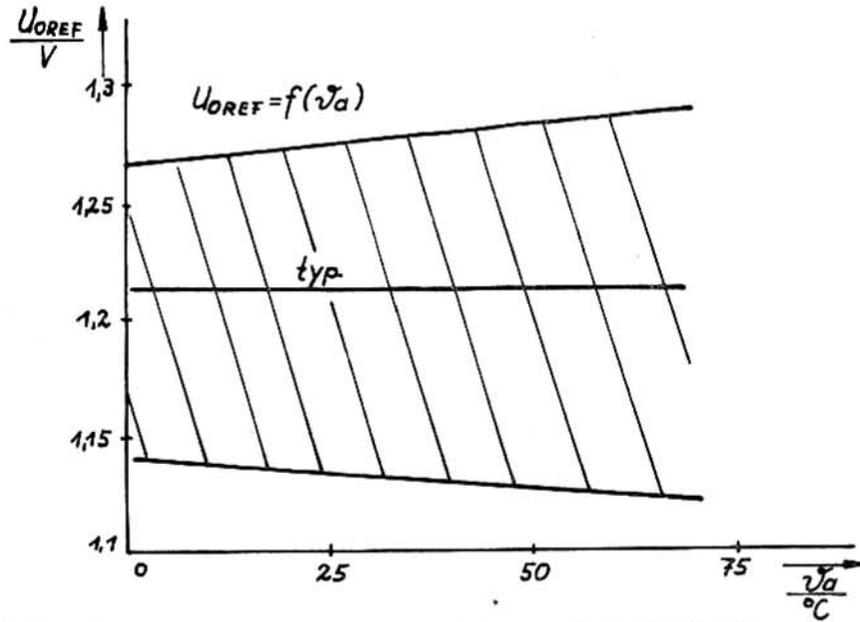
Daraus ergibt sich, daß bei 50 ppm - Systemempfindlichkeit als Referenz praktisch nur eine B 589 N ,mit einem  $TK \leq 10 \text{ ppm/K}$  in Frage kommt. Entsprechende Schaltungen sind bei den Beispielen enthalten. Der Teiler muß mit möglichst guten Metallschichtwiderständen aufgebaut werden. Der Regler für den Endwertabgleich muß die 4 % - Toleranz der Ausgangsspannung der B 589 N mit

$$+ 1,2 \text{ V} \leq U_0 \leq 1,25 \text{ V} \text{ ausgleichen.}$$

Für den C 500 D/ C 501 D würde ein Abgleichbereich von  $\pm 10 \dots \pm 15 \text{ ISB} \hat{=} \pm 1 \text{ mV} \dots \pm 1,5 \text{ mV}$  am Endwert ausreichen.

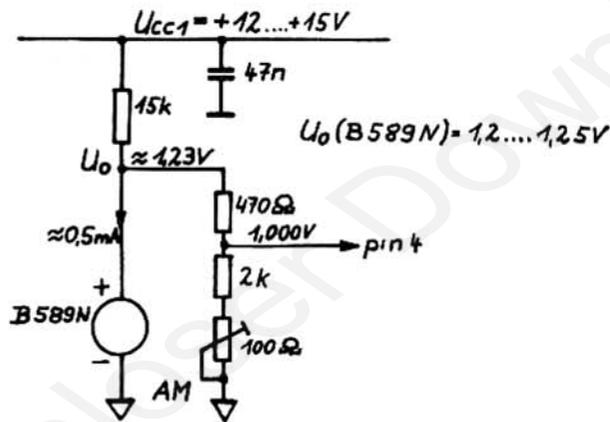


B 13: Lastabhängigkeit der internen Referenzquelle



B 14: Temperaturabhängigkeit der internen Referenzquelle

Werden höhere Anforderungen an die Temperaturstabilität der Referenzspannung gestellt, ist die im Bild 15 dargestellte Einheit ( B 589 N und Spannungsteiler) in einem Kleinstthermostaten zu temperieren /7/.



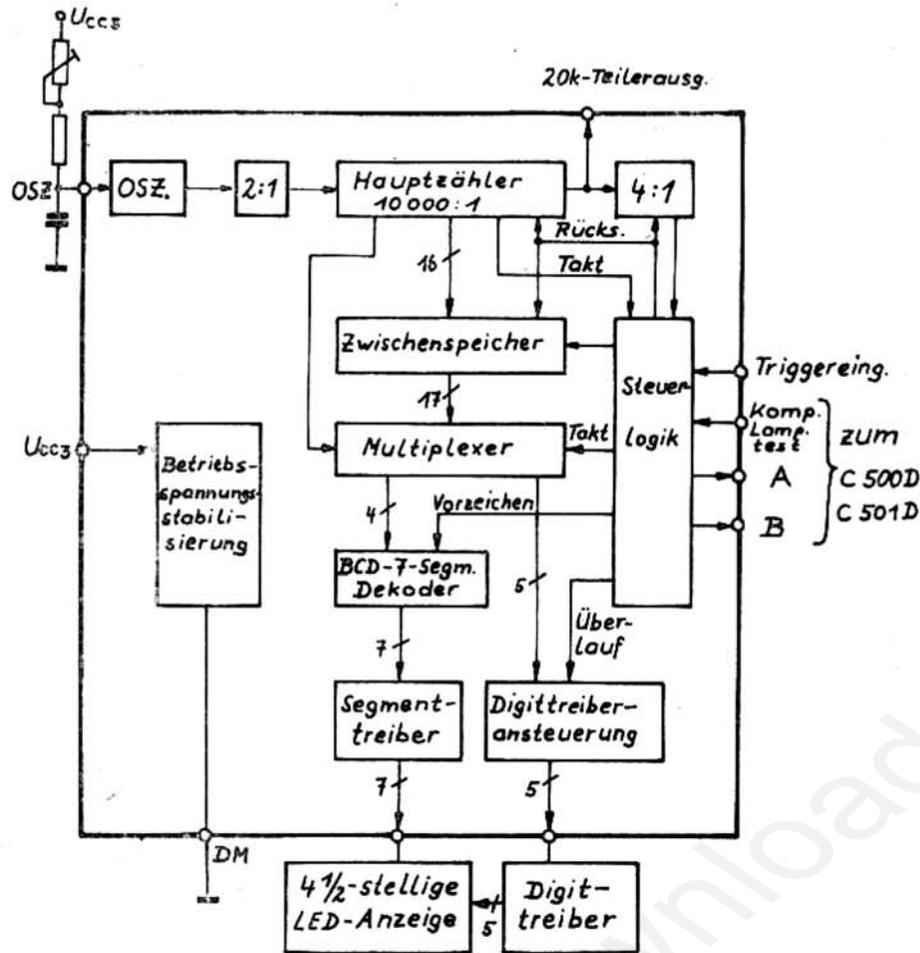
B 15: Referenzspannungserzeugung mit B 589 N

#### 4. Aufbau und Funktion des Digitalbausteins C 502 D

##### 4.1. Blockschaltbild und Beschreibung

Der Digitalbaustein C 502 D beinhaltet alle digitalen Baugruppen, die für den Aufbau von 3 1/2- bis 4 1/2-stelligen, integrierenden A/D-Wandlern zusammen mit dem C 500 D/ C 501 D erforderlich sind. Die Meßwertausgabe erfolgt gemultiplext im 7-Segment-Kode. Deshalb ist dieser Schaltkreis für kompakte Anzeigesysteme mit fest vorgegebenem Einsatz besonders geeignet. Die wesentlichen Baugruppen sind:

- Oszillatorschaltung mit nachgeschaltetem 2 : 1 - Teiler
- Hauptzähler mit 4 Dekaden Umfang
- Zykluszähler bis 4 für das Taktregime der einzelnen Umsetzphasen
- 17 - bit - Zwischenspeicher,
- Multiplexer
- BCD - zu 7-Segment-Dekoder
- Steuerlogikkomplex
- 7-Segment - Treiberstufen
- Digit-Treiber - Ansteuerstufen
- Betriebsspannungstabilisierung



B 16: Blockschaltbild des C 502 D

Der Baustein verfügt über einen Triggereingang (TR) zur Betriebsartenwahl des Systems. Der minimale Bauelementeaufwand ergibt sich, wenn für die Anzeige Lichtschachtelemente mit gemeinsamer Anode (VQE 22 und VQE 24) verwendet werden.

#### 4.1.1. Steuereingänge

Der C 502 D verfügt über 2 Steuereingänge - den Trigger - und Komparatoreingang. Damit werden 6 Funktionen realisiert. Mit dem Triggereingang kann der Umsetzer gestoppt werden.

- TR = High : kontinuierliche Umsetzungen
- TR = Low : Umsetzer stoppt mit der nächsten Auto-Zero-Phase und gibt das letzte Meßergebnis ständig aus bis TR = High wird.

Die interne Zyklussteuerung arbeitet im Hold - Zustand weiter und prüft den Eingang regelmäßig ab, ob ein High - Signal anliegt. Dann wird mit dem nächsten Nullpunktgleich eine neue Umsetzung ausgelöst.

Beim Anlegen von

$$U_I(TR) \geq U_{CC3} + 2,5 V \quad (\text{max.} + 9 V) \text{ wird der}$$

C 502 D in einen Testzustand, der nur zum schnellen Funktionstest geeignet ist, geschaltet. Für den praktischen Einsatz ist diese Betriebsart ohne Bedeutung.

Der Komparatoreingang (KO) übernimmt beim Übergang von Auf - zu Referenzintegration das Komparatorausgangssignal des C 500 D/C 501 D und speichert es als Vorzeicheninformation von  $U_I$  ab. Bei  $U_{GX} > 0$  ist  $U_I < 0$  und umgekehrt. Je nach Lage des Komparators (Bild 3) wird in der Referenzintegrationsphase A oder B auf Low geschaltet. Damit werden dann die Schalter im C 500 D/ C 501 D gestellt und die entgegengesetzte Referenzintegration ausgelöst. Wenn der Komparator im Bezugsnulldurchgang schaltet, wird der Hauptzählerstand in den Zwischenspeicher übernommen und die Steuerleitungen A und B auf Low gesetzt.

Der Wandler befindet sich während der restlichen Umsetzzeit im Auto-Zero-Zustand. Am Komparatoreingang kann kurzzeitig eine Lampen-testfunktion ausgelöst werden, wenn

$$U_I(KO) \geq U_{CC3} + 2,5 \text{ V (max. 9 V)}$$

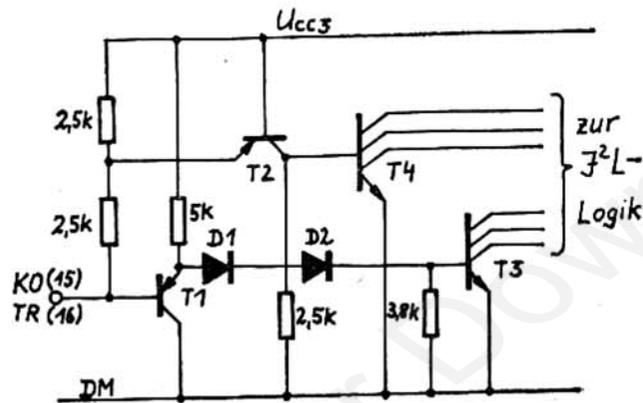
wird. Die interne Zyklussteuerung arbeitet weiter, auch wenn der Wandler aufgrund der fehlenden Komparatorschaltflanken keine sinnvolle Funktion ausüben kann.

Werden sowohl der Komparator- als auch der Triggereingang kurzzeitig auf

$$U_I(KO, TR) \geq U_{CC3} + 2,5 \text{ V}$$

gehoben, erfolgt ein Rücksetzen der gesamten Logik in den Ausgangszustand. Nach beendeter Rücksetzung beginnt eine neue Auto-Zero - Phase.

Die Eingangsschaltung von KO und TR sind in etwa gleich. Die Schaltung zeigt Bild 17

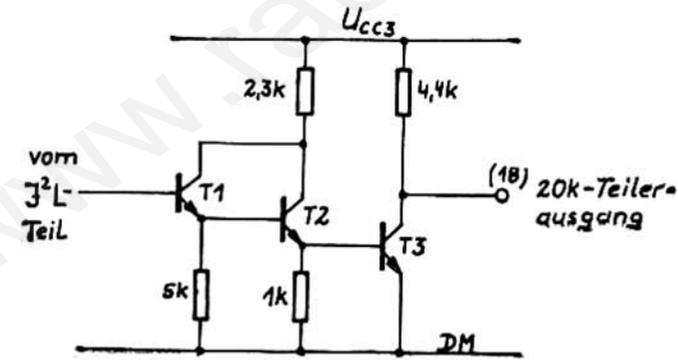


B 17: Trigger- und Komparatoreingang

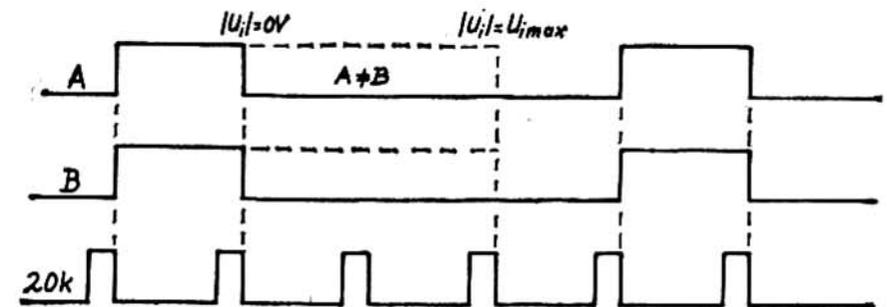
#### 4.1.2. Steuerausgänge

20 k - Teilerangang:

An diesem Ausgang steht die um den Faktor 20 000 heruntergeteilte Taktfrequenz zur Verfügung. Das Tastverhältnis beträgt 1 : 4. Das Taktdiagramm mit der Zuordnung zu den Steuersignalen A und B zeigt Bild 19 und die Schaltung Bild 18.



B 18: 20k - Teilerangang

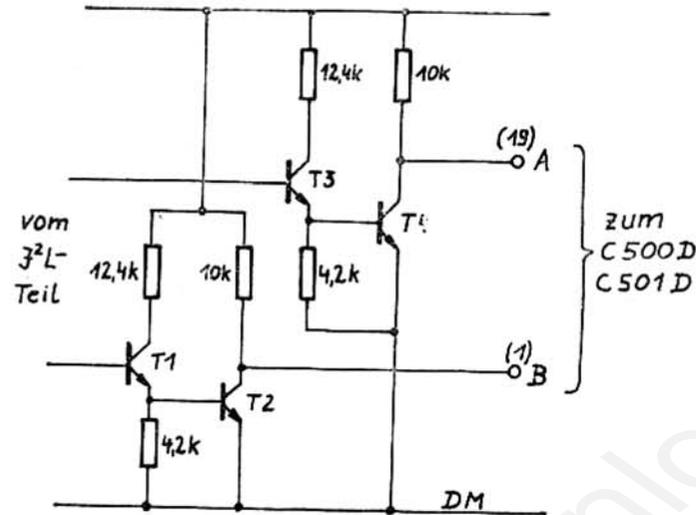


B 19: Taktdiagramm 20k - Teilerangang

Für besonders hohe Anforderungen hinsichtlich der 50 Hz-Brummspannungsunterdrückung muß der Umsetzer netzsynchron arbeiten. D.h. die Oszillatorfrequenz sollte mit einer PLL - Schaltung der Netzfrequenz nachgeführt werden. Dazu kann der 20 k-Ausgang verwendet werden (siehe Punkt 4.2. Taktversorgung).

Steuerausgänge A und B:

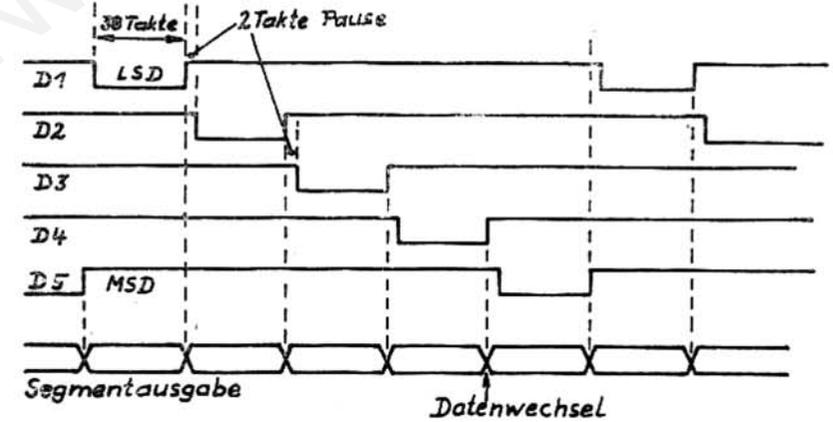
Die Funktion der A- und B-Ausgänge wurde bereits erläutert. Die Innenschaltung zeigt Bild 20.



B 20: Steuerausgänge A und B

### 4.1.3. Anzeigetreiber

Die Ansteuerung des Displays erfolgt im Multiplexverfahren, wobei die Segmenttreiber a ... g im C 502 D enthalten sind. Die Digtreiber müssen extern realisiert werden. Die Digitansteuerung erfolgt mit der um den Faktor 200 heruntergeteilten Oszillatorfrequenz. Die Ausgänge sind für 38 Takte low-aktiv mit zwei Takten Pause. Die Segmentumschaltung erfolgt jeweils mit der L/H-Flanke der Digitinformation. Das Taktdiagramm zeigt Bild 21 und die Schaltung Bild 22.



B 21: Taktdiagramm der Multiplexierung



Die Schaltpegel des Schmitt-Triggers liegen etwa bei 0,7 V und 1,5 V und der Aufladestrom  $I_1 \approx 100 \dots 120 \mu\text{A}$ . Mit  $R_1$  oder  $R_2$  kann die Schwingfrequenz abgeglichen werden. Im einfachsten Fall reicht der Kondensator für die Realisierung des Oszillators aus. Die Taktfrequenz sollte so ausgelegt werden, daß die Eingangsspannungsintegrationszeit  $t_1$  ein Vielfaches der Netzfrequenzperiode beträgt ( $t_1 = n \cdot 20 \text{ ms}$ ), um eine hohe Brummspannungsunterdrückung und damit Stabilität der Anzeige zu erhalten.

Für 4 1/2-stelligen Betrieb ergibt sich beim 50-Hz-Netz:

$t_1/\text{ms}$	20	40	60	80	100	200	300	500
$f_c/\text{kHz}$	(1000)	500	333	250	200	100	66,6	40
$f_u/\text{s}^{-1}$	12,5	6,25	4,2	3,1	2,5	1,25	0,83	0,5

Tafel 5: Integrationszeit, Taktfrequenz, Umsetzrate

Tatsächlich schwankt die Netzfrequenz typisch zwischen 49 ... 50 Hz, so daß die Taktfrequenz 1 ... 2 % geringer veranschlagt werden müßte.

Für 3 1/2-stelligen Betrieb reicht die Kurz- und Langzeitstabilität des internen Oszillators in jedem Fall aus. Bei 4 1/2-stelligem Betrieb ist das nicht bei jedem Bauelement gesichert, so daß sich hier ein externer, speziell kurzzeitstabiler Taktgenerator empfiehlt, um eine ruhige Anzeige zu erhalten. Jeder tieffrequente Jitter der Taktfrequenz führt zu Umsetzfehlern, wenn die Schwankungen

$$\Delta f_c > 5 \cdot 10^{-5} / t_1 + t_2$$

sind.

D.h. es sind Taktgeneratoren zu verwenden, deren Frequenzänderung während Auf- und Abintegration wesentlich kleiner als die Systemauflösung ist.

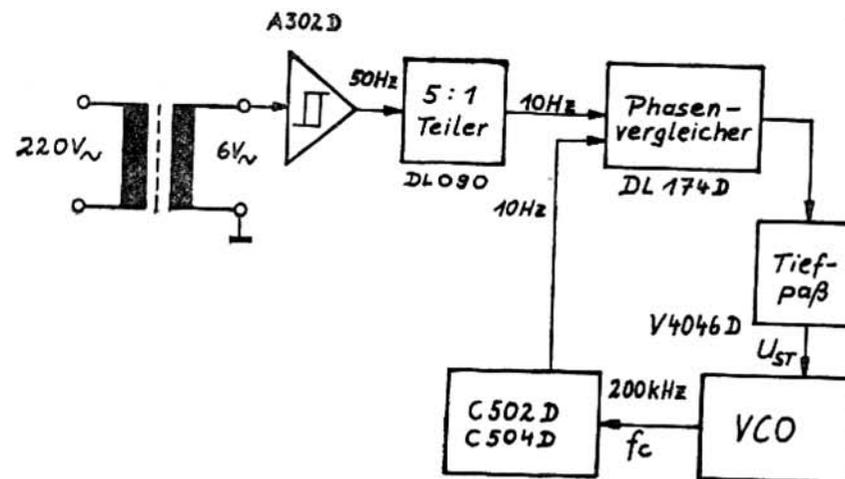
Langsames Driften der Taktfrequenz hat keinen Einfluß auf die Systemgenauigkeit. Damit wird nur die Brummspannungsunterdrückung verschlechtert.

Die Taktfrequenz kann zwischen 10 kHz (Begrenzung durch Flimmern der Anzeige) und 600 kHz liegen, wenn die analogen Komponenten entsprechend dimensioniert worden sind. Die obere Grenze wird durch das Temperaturverhalten des C 502 D bestimmt. Damit ergeben sich Umsetzraten zwischen

$$0,125 \text{ s}^{-1} < f_u < 7,5 \text{ s}^{-1}$$

Für Anzeigesysteme ist dieser Bereich in jedem Fall ausreichend, da typisch 1 ... 3 Messungen verwendet werden, um den angezeigten Wert noch erfassen zu können.

Eine prinzipielle Schaltung zur Netzsynchronisation der Meßwert- erfassung zeigt Bild 25. Dabei ist es wichtig, daß die 10 Syn- chronisationsvorgänge pro Sek. die Kurzzeitstabilität der Takt- frequenz nicht beeinflussen. D.h. die Zeitkonstante des Tiefpas- ses muß wesentlich größer als die Umsetzrate des Systems sein, um negative Rückwirkungen auf die Kurzzeitstabilität zu verhindern.



B 25: PLL - Schleife zur Netzsynchronisation von  $f_c$

Eine andere Möglichkeit ist die zusätzliche Synchronisation mit der Meßwertumsetzung. D.h. Ausführung der Frequenznachsteuerung während der Auto-Zero-Phase. Dazu wird aus den Steuersignalen A und B die Auto-Zero-Phase erkannt ( A = B = Low) und während dieser Zeit die Frequenzkorrektur durchgeführt.

Beim Arbeiten mit einem externen Taktgenerator beeinflußt das Tastverhältnis des Taktsignals die Systemeigenschaften. Das betrifft die Auflösung kleiner Eingangsspannungen, wenn mit Gleichtaktspannungen gearbeitet wird, und die maximale Taktfrequenz des Systems. Am schlechtesten schneidet in jedem Fall ein Taktsignal mit schmalen „ positiven “ Impulsen (  $t_L \gg t_H$  ) ab. Am günstigsten ist ein Taktsignal mit kurzen Low-Impulsen (  $t_H \gg t_L$  ). Damit verbessert sich das Gleichtaktverhalten und die maximale Taktfrequenz läßt sich bei 25°C =  $\eta_a$  im Verhältnis zur Ansteuerung mit symmetrischem Tastverhältnis um etwa 20 ... 30 % steigern. Dabei ist es möglich die Low-Impulsbreite  $t_{pL}$  auf 1  $\mu$ s bei 25°C =  $\eta_a$  zu senken.

Die Abhängigkeit der Taktfrequenz von der externen Kapazität (ohne  $R_1$  und  $R_2$  ) zeigt Bild 33.

Mit dem Oszillatortakt werden auch die Kennlinienfehler des Systems, insbesondere der Nullpunkt- ( $F_N$  ) und der Umpolfehler ( $F_R$  ) beeinflußt. Der Nullpunktfehler reduziert sich, wenn mit kleineren Taktfrequenzen gearbeitet wird (  $f_c \approx 50 \dots 100$  kHz). Gleichzeitig erhöht sich bei den kleineren Umsetzraten aber der Umpolfehler. Für die höchsten Anforderungen an die Systemgenauigkeit ist eine Taktfrequenz von  $f_c = 100$  kHz und damit  $f_u = 1,25 \cdot s^{-1}$  ein geeigneter Kompromiß. Es sollte mit unsymmetrischem Tastverhältnis und kurzen Low-Zeiten gearbeitet werden ( L : H = 1 : 4 ... 9 ).

#### 4.3. Elektrische Kenngrößen und Abhängigkeiten

Der Schaltkreis C 502 D wird im 20-poligen DIL-Gehäuse (Plast) der Bauform 21.1.1.2.20 nach TGL 26 713 mit einem Rastermaß von 2,54 mm und 7,6 mm Reihenabstand produziert.

Für die Bauelemente gilt die TGL 43 085 /4/ und das Informationsblatt /3/.

#### 4.3.1. Anschlußbelegung

pin	Funktion
1	Steuerausgang B
2	Digit 1, D 1 ( LSD $\hat{=}$ Einer)
3	Digit 2, D 2 ( Zehner )
4	Digit 3, D 3 ( Hunderter )
5	Digit 4, D 4 ( Tausender )
6	Digit 5, D 5 ( Zehntausender $\hat{=}$ MSD )
7	Segment A, SA
8	Segment B, SB
9	Segment C, SC
10	Digitalmasse DM
11	Segment D, SD
12	Segment E, SE
13	Segment F, SF
14	Segment G, SG
15	Komparatoreingang, KO
16	Triggereingang, TR
17	Oszillatoreingang, OSZ
18n	20 k-Teiler Ausgang, 20 k
19	Steuerausgang A
20	Betriebsspannung $U_{CC}$

4.3.2. Grenzwerte

Kenngröße	Kurzzeichen	Kleinstwert	Größtwert
Betriebsspannung	$U_{CC}$	0 V	7 V
Eingangsspannung KO, TR, OSZ 1)	$U_{IH}$	0 V	5,5 V
L-Ausgangsstrom Segmente	$I_{OL}$	0 mA	120 mA
Digit		0 mA	40 mA
A, B, 20 k		0 mA	20 mA
H-Ausgangsspannung Segmente	$U_{OH}$	0 V	$U_{CC}$
Gesamtverlustleistung bei $\vartheta_a \leq 30^\circ C$	$P_{tot}$	-	1100 mW
bei $\vartheta_a \geq 30^\circ C$			1376-9,2 · $\vartheta_a / ^\circ C$

1) Zur Auslösung der Testfunktionen ist an den Eingängen KO und TR kurzzeitig das Anlegen von  $U_I \leq 9$  V zulässig.

Tafel 6: Grenzwerte des C 502 D

4.3.3. Betriebsbedingungen

Kenngröße	Kurzzeichen	Kleinstwert	Größtwert
Betriebsspannung	$U_{CC}$	4,75 V	5,25 V
H-Eingangsspannung	$U_{IH}$	2 V	5,5 V
L-Eingangsspannung	$U_{IL}$	0 V	0,8 V
Umgebungstemperatur	$\vartheta_a$	0 °C	70 °C

Tafel 7: Betriebsbedingungen C 502 D

Kenngröße	Kurzzeichen	Kleinstwert nach TGL	C 502 D typ.	Größtwert nach TGL	Einstellwerte
Stromaufnahme	$I_{CC}$	-	46 mA	110 mA	$U_{CC} = 5,25$ V, $U_{15/16} = 8$ V, $U_{17} = 0,4$ V
L-Ausgangsspannung SA bis SG	$U_{OL}$	-	0,16 V	0,5 V	$U_{CC} = 4,75$ V, $I_{OL} = 100$ mA
A, B		-	0,06 V	0,4 V	$U_{CC} = 4,75$ V, $I_{OL} = 2$ mA
20 k		-	0,12 V	0,4 V	$U_{CC} = 4,75$ V, $I_{OL} = 10$ mA
H-Ausgangsspannung A, B, 20k, D 1 bis D 5	$U_{OH}$	4,0 V	4,7 V	$U_{CC}$	$U_{CC} = 4,75$ V $I_O = 0$ mA
L-Ausgangsstrom D 1 bis D 5	$I_{OL}$	18 mA	29 mA	-	$U_{CC} = 4,75$ V, $U_{OL} = 4$ V
L-Eingangsspannung KO, TR	$U_{IL}$	-	1 mA	1,6 mA	$U_{CC} = 5,25$ V, $U_{IL} = 0,4$ V
H-Eingangsspannung KO, TR	$U_{IH}$	-	0,54 mA	1 mA	$U_{CC} = 5,25$ V, $U_{IH} = 2,4$ V
Sperrstrom der Segmente S	$I_{OH}$	-	0,002 / $\mu$ A	250 / $\mu$ A	$U_{CC} = 4,75$ V, $U_{OH} = 5,5$ V
L-Eingangsspannung OSZ	$U_{IL}$	-	90 / $\mu$ A	170 / $\mu$ A	$U_{CC} = 5$ V, $U_{IL} = 0,4$ V
H-Eingangsspannung OSZ	$U_{IH}$	40 / $\mu$ A	90 / $\mu$ A	170 / $\mu$ A	$U_{CC} = 5$ V, $U_{IL} = 0,5$ V
Flußspannung der Eingangsdioden KO, TR, OSZ	$U_{IH+}$	-	230 / $\mu$ A	500 / $\mu$ A	$U_{CC} = 5$ V, $U_{IH} = 2,4$ V
	$U_{I-}$	40 / $\mu$ A	125 / $\mu$ A	170 / $\mu$ A	$U_{CC} = 5$ V, $U_{IH} = 1,7$ V
Tafel 8: Kenngrößen C 502 D			0,82 V	1,5 V	$U_{CC} = 4,75$ V, $I_I = 12$ mA

4.3.4. Kennwerte C 502 D

Die Kennwerte gelten bei  $\vartheta_a = 25^\circ C - 5K$

4.3.5. Informationswerte

KenngroÙe	Kurzzeichen	typ. Wert
max. Oszillatorfrequenz	$f_{OSZmax}$	930 kHz
max. Umsetzrate	$f_{umax}$	11,5 Hz
Signalanstiegszeit an A, B	$t_R$	1,3 $\mu$ s
Signalabfallzeit an A, B	$t_F$	1,2 $\mu$ s
min. H-Impulszeit an TR zur Auslösung einer Einzelmessung	$t_{HTR}$	$\frac{2000}{f_{OSZ}}$

Anm.: Die Messung der Informationswerte erfolgt bei  $\vartheta_a \approx 25^\circ C$

Tafel 9: Informationswerte des C 502 D

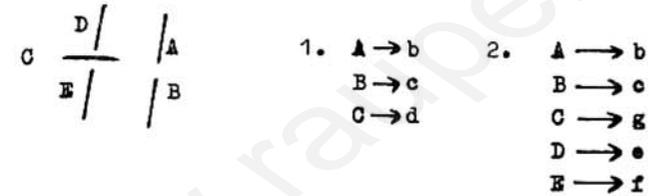
4.3.6. Dekodierung

Das Wandlersystem realisiert eine automatische Vorzeichenerkennung und Ausgabe. Da kein gesonderter Polaritätsausgang zur Verfügung steht, wurde diese Information in das MSD kodiert. Die folgende Wahrheitstabelle gibt die Dekodierung der Segmentausgänge aller Digits und möglicher MeÙwerte an.

aktive Digits	Ausgabe	Segmentausgänge						
		a	b	c	d	e	f	g
D 1 bis D 4	0	L	L	L	L	L	L	H
	1	H	L	L	H	H	H	H
	2	L	L	H	L	L	H	L
	3	L	L	L	L	H	H	L
	4	H	L	L	H	H	L	L
	5	L	H	L	L	H	L	L
	6	L	H	L	L	L	L	L
	7	L	L	L	H	H	L	H
	8	L	L	L	L	L	L	L
	9	L	L	L	L	H	L	L
D 5	-0	L	H	H	L	H	H	L
	-1	L	L	L	L	H	H	L
	+0	H	H	H	H	L	L	L
	+1	H	L	L	H	L	L	L

Tafel 10: Wahrheitstabelle der Digit- und Segmentausgänge

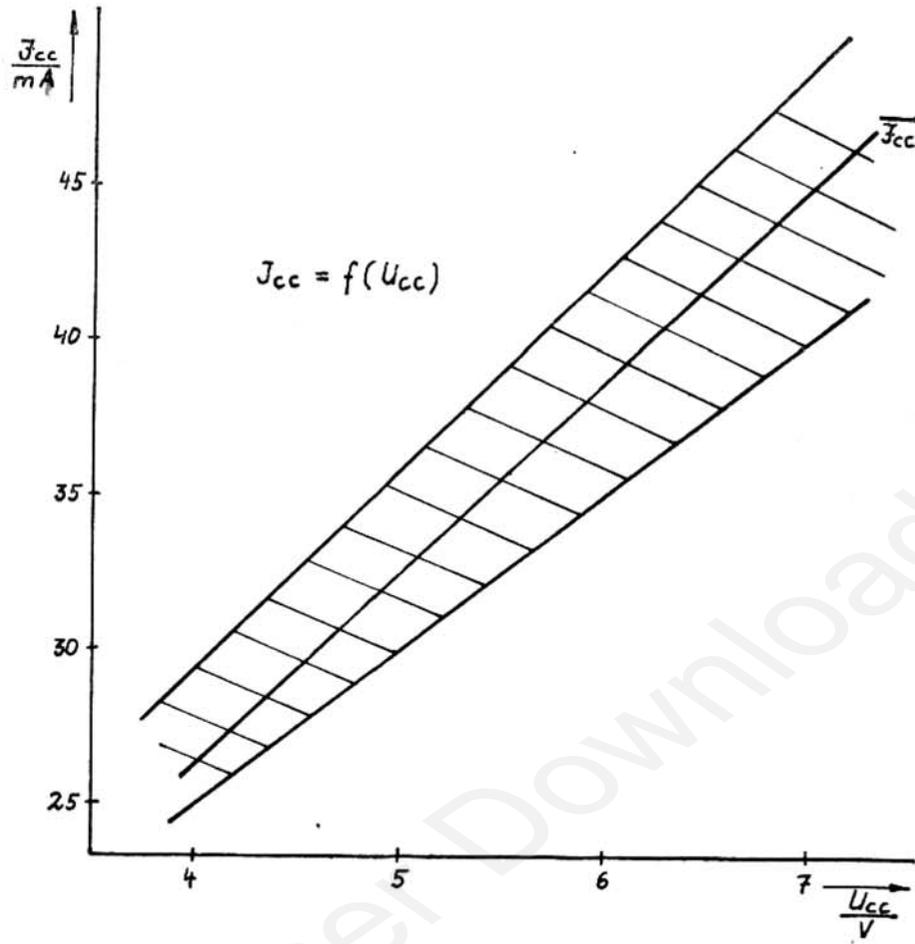
Daraus ergeben sich folgende AnschluÙmöglichkeiten des Displays für das MSD und Vorzeichen



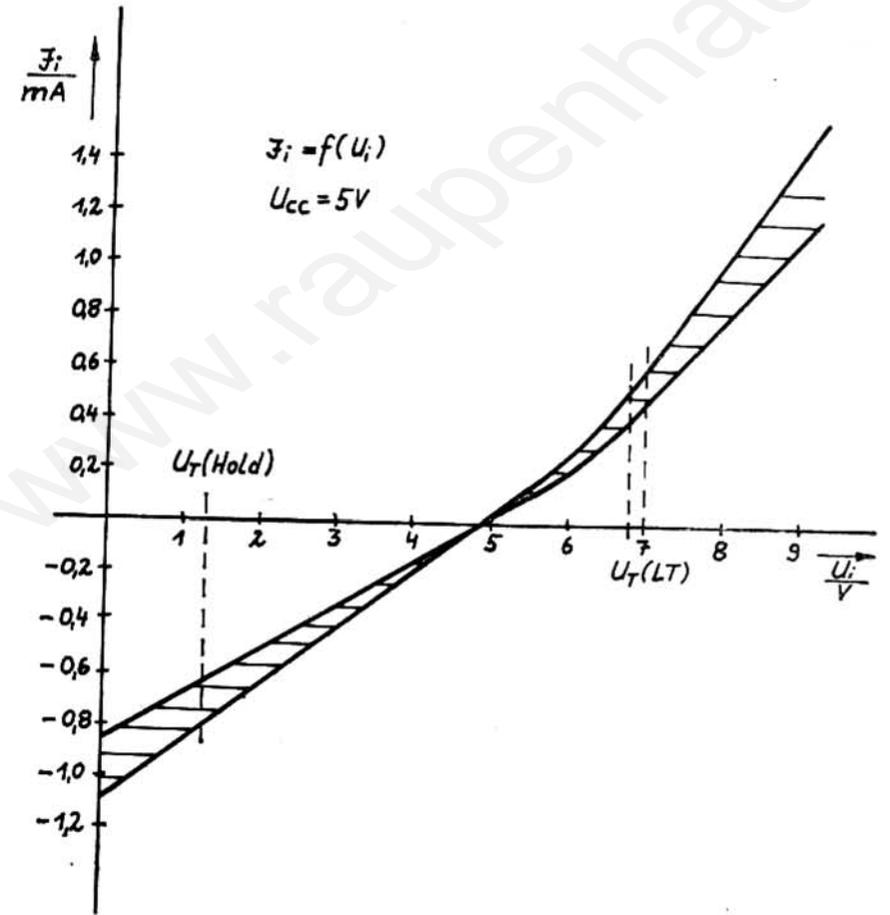
Im ersten Fall leuchtet der Balken C nur, wenn  $U_I \leq 0 V$  ist. Im zweiten Fall werden sowohl das positive als auch das negative Vorzeichen angesteuert.

4.3.7. Abhängigkeiten

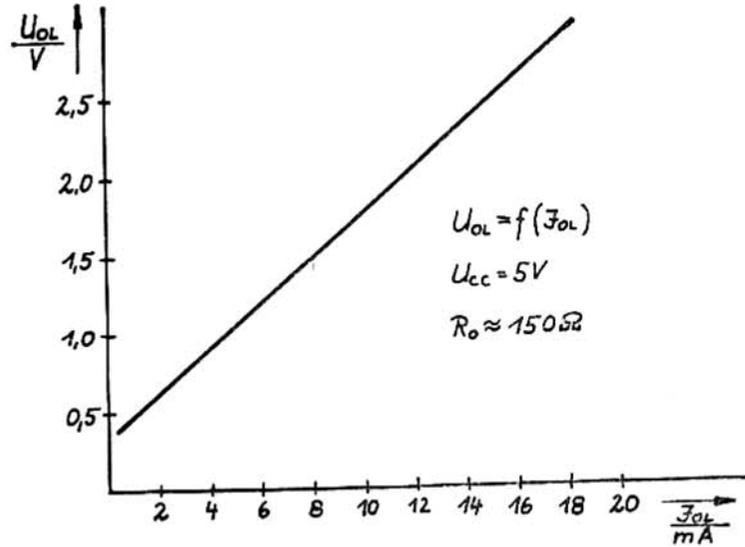
Die dargestellten Abhängigkeiten sind z.T. dem Informationsblatt /3/ entnommen und z.T. an kleinen Musterstückzahlen im Labor gemessen worden. D.h. die Angaben sind nicht in jedem Fall repräsentativ und können auch von den als typisch angegebenen Werten der vorangegangenen Tafeln abweichen, da nicht in jedem Fall identische MeÙbedingungen vorliegen.



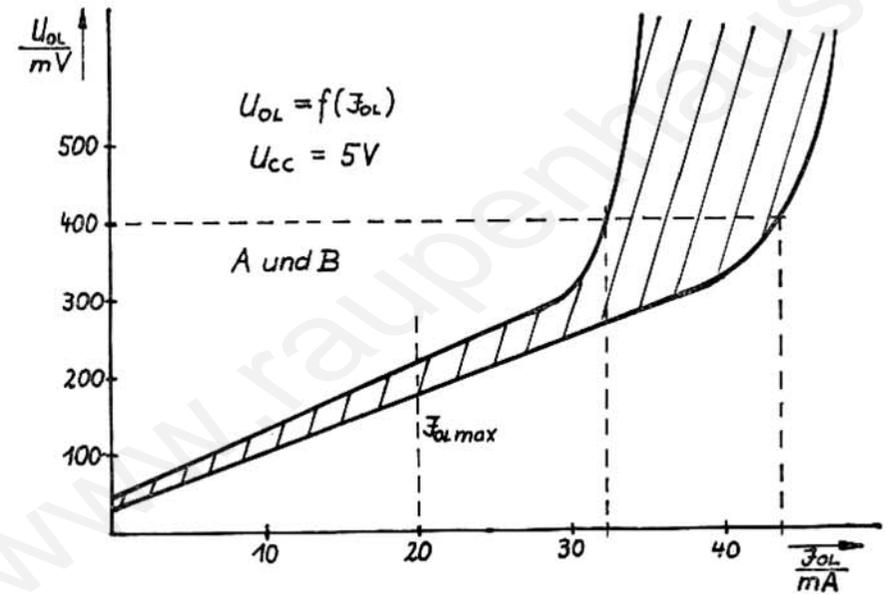
B 26: Stromaufnahme der C 502 D



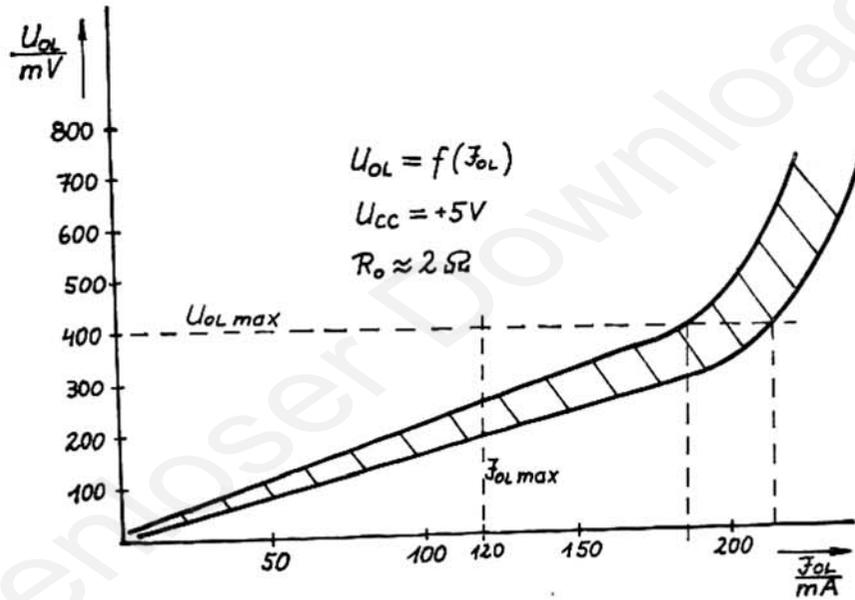
B 27: Trigger- und Komparatoreingangskennlinie



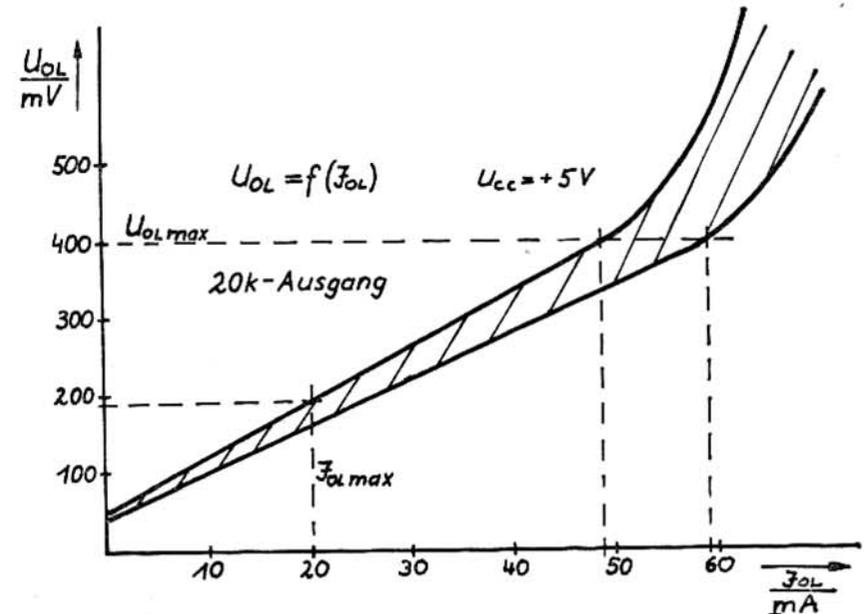
B 28: Belastbarkeit der Digittreiber



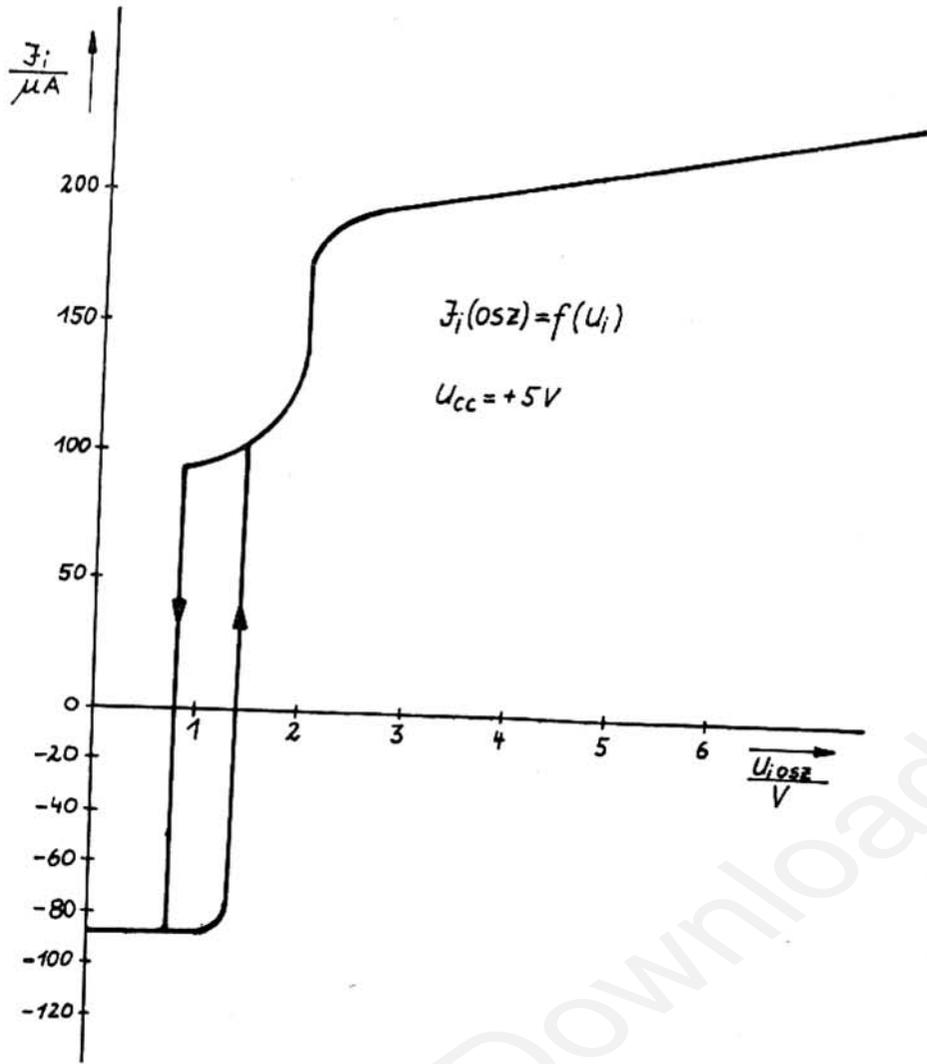
B 30: Belastbarkeit der Steuerausgänge A und B



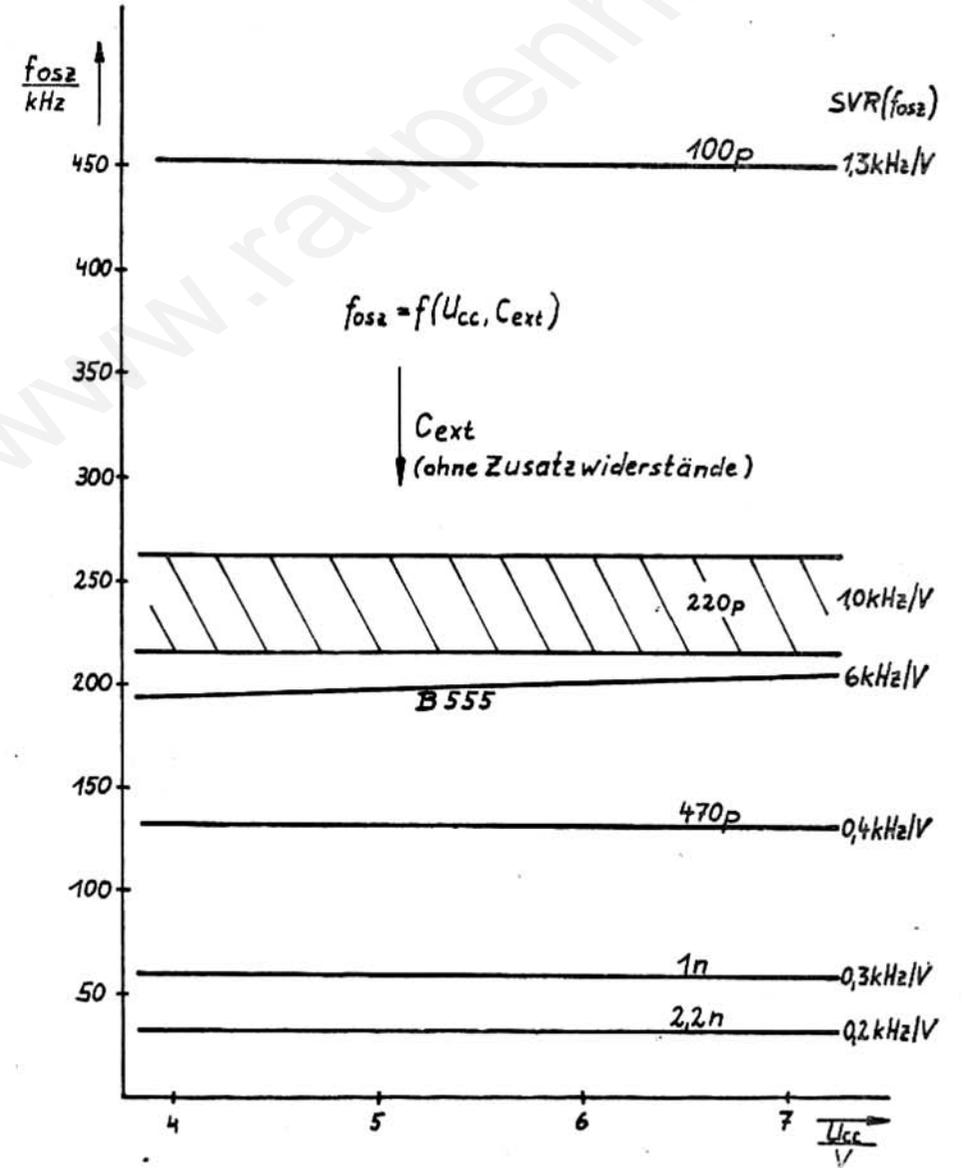
B 29: Belastbarkeit der Segmenttreiber



B 31: Belastbarkeit des 20k - Teilerausgangs



B 32: Oszillatoreingangsströme und -schaltschwellen



B 33: Oszillatorfrequenz in Abhängigkeit von  $U_{CC}$  und  $C_{ext}$

#### 4.4. Dimensionierungshinweise

Die Digitalsteuerung erfolgt mit der um den Faktor 200 heruntergeteilten Oszillatorfrequenz. Bei der Bemessung der Segmentvorwiderstände ist zu berücksichtigen, daß jedes Digit nur 38 von 200 Takten angesteuert wird. Daraus ergibt sich der Vorwiderstand  $R_V$  zu:

$$R_V \approx 0,19 \cdot \frac{U_{CC3} - U_{F(LED)} - 2 \cdot U_{CEsat}}{I_{F-}}$$

Mit  $U_{CC3} = +5 \text{ V}$ ,  $U_{F(LED)} \approx 1,6 \text{ V}$ ,  $U_{CEsat} \approx 0,3 \text{ V}$ ,  $I_{F-} = 10 \text{ mA}$  wird  $R_V \approx 53 \text{ Ohm}$ . Der Spitzenstrom pro Segment beträgt etwa  $I_F \approx 53 \text{ mA}$  und pro Digit  $I_D \approx 370 \text{ mA}$  (alle Segmente an).

Als Vorwiderstand für die Digittreibertransistoren sollten etwa  $R_D \approx 390 \text{ Ohm}$  verwendet werden, da dadurch der Basisstrom von etwa  $40 \text{ mA}$  pro Digit auf ausreichende  $8 \text{ mA}$  begrenzt wird. Damit ergibt sich das erforderliche  $\beta$  der Treiber zu  $\beta > 50$ . Diese Ausgänge sind wegen der internen Schutzwiderstände nicht TTL-kompatibel.

#### 5. Aufbau und Funktion des Digitalbausteins C 504 D

Beim C 504 D erfolgt die Meßwertausgabe gemultiplext im BCD-Kode. Er weist gegenüber dem C 502 D eine Reihe zusätzlicher Steuerfunktionen auf, die ihn für den Einsatz in komfortablen A/D-Wandlern, Multimetern u.ä. besonders interessant machen. Diese zusätzlichen Ein- oder Ausgabefunktionen sind:

- Meßbereichsüberschreitung (OR)
- nichtausgenutzter Meßbereich (UR)
- Auslösung von Einzelmessungen und Hold-Betrieb (ST)
- Statusausgang (EOC)
- Polaritätsausgang (P)
- Umschaltung zwischen 3 1/2- und 4 1/2-stelliger Betriebsart
- Blankeingang (BL) für Steuerung der Datenausgänge

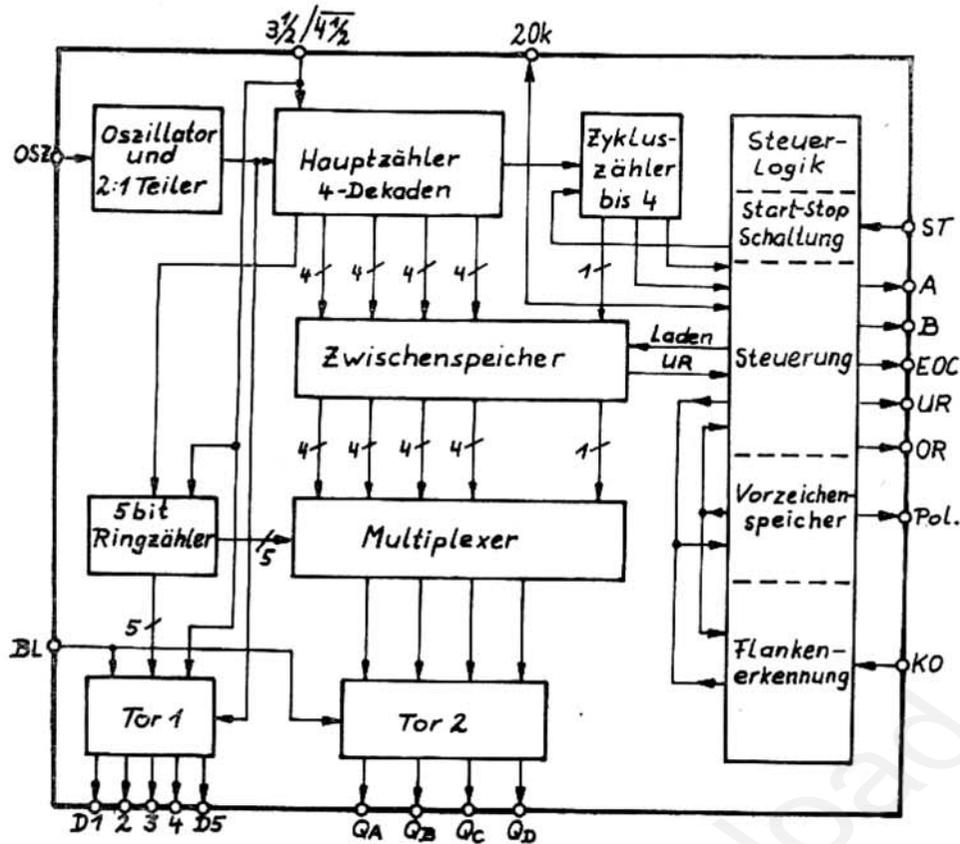
#### 5.1. Blockschaltbild und Beschreibung

Einige Baugruppen, Ein- und Ausgänge des C 504 D entsprechen denen des C 502 D. Das Blockschaltbild zeigt Bild 34. Die Schnittstelle zum Analog-IS wird durch die 3 Leitungen A, B und KO gebildet. Der Oszillatoreingang und der 20 k- Ausgang haben ebenfalls die gleiche Funktion wie beim C 502 D.

D.h. es gelten dafür die beim C 502 D gemachten Dimensionierungs- und Einsatzhinweise.

Nach dem Oszillator und 2 : 1 Teiler wird das Taktsignal auf den ständig arbeitenden Hauptzähler (3 bzw. 4 Dekaden je nach Betriebsart) geschaltet. Der Übertrag des Zählers bildet den 20 k- Ausgang und taktet den Zykluszähler. Die Start - Stoppschaltung legt die Betriebsart für den Zykluszähler fest. Er stellt das Regime für die Umsetzphasen und die Information für das MSD (0 oder 1) bereit. Die Komparatorflanke nach der Referenzintegration erzeugt einen Ladeimpuls für den Zwischenspeicher, der die 4 Dekaden des Hauptzählerstandes und das halbe Digit aus dem Zykluszähler übernimmt. Im Zwischenspeicher wird das Signal Under-range (UR) für den nicht ausgenutzten Meßbereich gewonnen.

Die Multiplexierung wird über die heruntergeteilte Oszillatorfrequenz und den 5 bit- Ringzähler gesteuert. Mit der Umschaltung von 3 1/2- auf 4 1/2-stelligen Betrieb wird in den Ringzähler und Tor 1 eingegriffen. Die Tore 1 und 2 steuern die Ausgabe des BCD- und Digitinformation.



B 34: Blockschaltbild des O 504 D

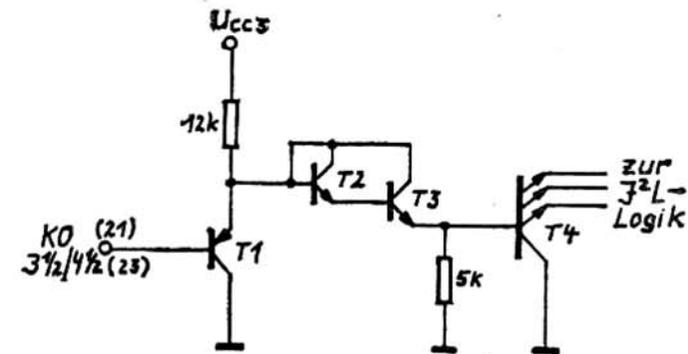
Mit der Blank - Funktion werden alle 9 Ausgänge inaktiv geschaltet. Zusätzlich werden über Tor 1 bei jedem Digitwechsel für zwei Oszillatortakte die Digttausgänge inaktiv. (nicht überlappende Digtansteuerung).

Die Umschaltung  $3 \frac{1}{2} / 4 \frac{1}{2}$  sperrt bei  $3 \frac{1}{2}$ -stelligem Betrieb den Ausgang D 1 (LSD). Die Steuerlogik erzeugt die Signale A und B, wertet die Komparator- und Starteingangssignale aus, steuert den Zyklus-zähler und die Datenübernahme in den Zwischenspeicher und gibt die Signale EOC ( End of Conversion), UR (Underrange), OR (Ovrrange) und P (Polarität) aus.

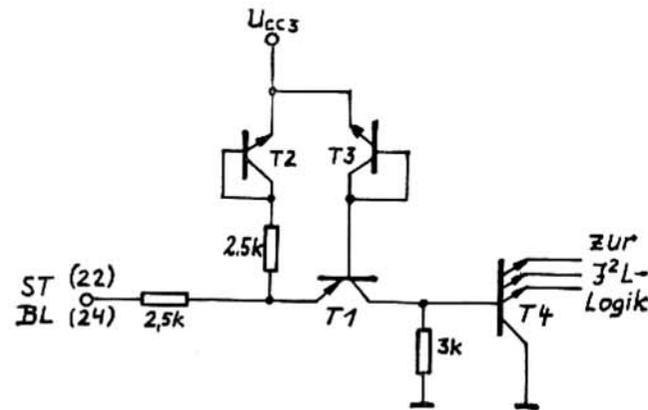
5.1.1. Steuereingänge (KO, ST, OSZ, BL,  $3 \frac{1}{2} / 4 \frac{1}{2}$ )

Der C 504 D hat neben der Oszillatoreingangsschaltung zwei weitere Eingangsschaltungen. Mit der ersten werden die Eingänge KO und  $3 \frac{1}{2} / 4 \frac{1}{2}$ - Umschaltung und mit der zweiten Eingangsschaltung der ST- und BL-Eingang realisiert.

Oszillator (OSZ): Aufbau und Funktion wie beim C 502 D



B 35: Eingangsschaltung 1



B 36: Eingangsschaltung 2

Komparatoreingang KO:

Der Komparatoreingang hat fast die gleiche Funktion wie beim C 502 D. Die Eingangsschaltungen beider unterscheiden sich, weil die Lampentestfunktion nicht an diesem Eingang realisiert wird. Dadurch wird der Eingangsstrom wesentlich kleiner als beim C 502 D. Aus Bild 35 ist zu sehen, daß beim C 504 D im Gegensatz zum C 502 D ein Pull-up-Widerstand gegen  $U_{CC3} = 5\text{ V}$  erforderlich ist, da der KO-Ausgang des C 500 D/ C 501 D ein Transistor mit offenem Kollektor ist. Das Komparatorsignal wird mit dem letzten Takt der Signalintegrationsphase, also zum Zeitpunkt der maximalen Aussteuerung am Integrator - OPV, abgefragt und als Vorzeicheninformation abgespeichert. Entsprechend der Vorzeicheninformation werden für die Referenzintegrationsphase entweder  $A = L$  und  $B = H$  bzw.  $A = H$  und  $B = L$  gesetzt.

Mit der Komparatorflanke während der Referenzintegrationsphase

Mit der Komparatorflanke während der Referenzintegrationsphase wird diese beendet und der Zwischenspeicher neu geladen. Gleichzeitig werden damit  $A = B = EOC = \text{Low}$  gesetzt. D.h. am Ende jeder Umsetzung führt der Wandler den automatischen Nullpunktgleich aus, wenn der umzusetzende Meßwert  $\leq 20\ 000$  bzw.  $\leq 2000$  ist. An die meßwertabhängige Auto-Zero-Phase schließt sich als Phase 1 der nächsten Messung die AZ-Phase mit konstanter Zeit an.

Erkennt der C 504 D während der Phase 3 keine Komparatorflanke ( $|U_i| > U_{i\text{max}}$ ), wird während der Phase 1 der nachfolgenden Messung Überlauf (OR) ausgegeben.

Betriebsartenumschaltung  $3\ 1/2\ /4\ 1/2$ :

Mit diesem Steuereingang (entspricht Bild 35) können die Umsetzrate ( $f_u$ ) und die Auflösung des Systems umgeschaltet werden.

$3\ 1/2\ /4\ 1/2 = \text{High}$  :  $3\ 1/2$ -stellige Betriebsart mit 10-facher Umsetzrate

$3\ 1/2\ /4\ 1/2 = \text{Low}$  :  $4\ 1/4$ -stellige Betriebsart mit der Standardumsetzrate

Im ersten Fall wird eine Dekade des Hauptzählers überbrückt, so daß sich die Umsetzrate bei gleicher Taktfrequenz um den Faktor 10 erhöht. Gleichzeitig verdoppelt sich die Multiplexfrequenz  $f_{\text{MUX}} = f_{\text{OSC}}/100$  und das letzte Digit D 1 wird dunkelgetastet.

Die Durchschaltung der Digits erfolgt stets reihenfolgerichtig beginnend mit D 1 (ISD), siehe Bild 21. Durch die höhere Multiplexfrequenz verringert sich die minimale mögliche Taktfrequenz, wenn gleichzeitig eine Anzeige getrieben werden soll, bei  $3\ 1/2$ -stelligem Betrieb auf 5 kHz ( $4\ 1/2$ -stellig : 10 kHz). Einige Unterschiede zeigt folgende Tafel.

	3 1/2-	4 1/2-stelliger Betrieb
Dauer Phase 1	min. 2000	min. 20 000 Eingangstakte
Dauer Phase 2	2000	20 000 " " "
Dauer Phase 3	max. 4000	max. 40 000 " " "
Dauer Wandlung	8000	80 000 " " "
$f_{OSZmin}$	5 kHz	10 kHz
max. Umsetzzeit	1,6 sec.	8 sec.
Digitansteuerung	18 Takte	38 Takte
Pause	2 Takte	2 Takte
Taktfrequenz 200kHz	$f_u = 25 \text{ s}^{-1}$	$f_u = 2,5 \cdot \text{s}^{-1}$
Integrationszeit $t_1$	10 ms	100 ms

Tafel 11: 3 1/2- und 4 1/2-stelliger Betriebs des C 504 D

Es ist zu beachten, daß bei der Umschaltung zwischen 3 1/2- und 4 1/2-Stellen die Analogkomponenten geändert werden sollten.

#### Starteingang ST :

Mit dem Starteingang können 4 Funktionen realisiert werden.

( Eingangsschaltung 2, Bild 36)

Liegt an dem Eingang ein Low-Signal, so werden zyklische Umsetzungen ausgeführt. Mit einem High-Signal wird der Wandler nach Beendigung der laufenden Messung gestoppt. Er verbleibt in der Auto - Zero-Phase ( A = B = EOC = Low). Die Meßwertausgabe wird davon nicht beeinflusst. Der letzte Meßwert wird ständig ausgegeben. Gleichzeitig erfolgt eine zyklische Abfrage des Eingangs, ob dieser Zustand beendet ist. Um den Hold-Zustand zu erreichen, muß der Eingang vor dem Ende der Phase 2 der laufenden Messung auf H gelegt werden.

#### Einzelmessungen:

Sie können durch einen kurzen Low-Impuls ( $t_{PL} \geq 10 \mu\text{s}$ ) ausgelöst werden. In der Regel reicht ein 2  $\mu\text{s}$  -Impuls unter Standardeinsatzbedingungen für die Auslösung aus.

#### Lampentest:

Legt man den Starteingang kurzzeitig auf  $U_i \geq U_{CC3} + 2,5 \text{ V}$  mit  $U_{imax} \leq 9 \text{ V}$ , so wird eine Lampentestfunktion ausgelöst.

Bleibt der Eingang unbeschaltet, so befindet sich der Wandler in der Auto-Zero-Phase.

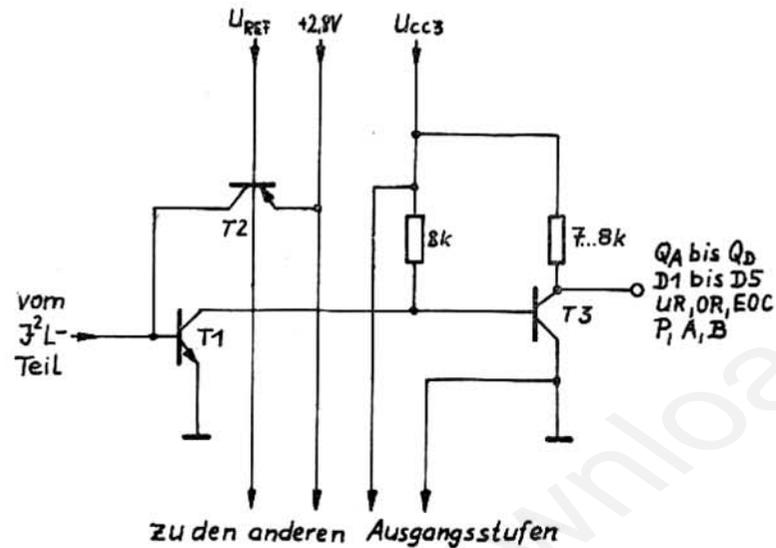
#### Blank - Eingang BL:

Durch ein Low-Signal an diesem Eingang werden die Digit- und BCD - Ausgänge gesperrt und damit auf High gesetzt. Die Ausgänge sind inaktiv ( BL: Eingangsschaltung 2, Bild 36). Die internen Abläufe des C 504 D werden von der Blank-Funktion nicht beeinflusst. Da die Digit- und BCD - Ausgänge Kollektorstufen mit internem pull-up Widerstand von 7 ... 8 kOhm sind, besteht die Möglichkeit, diese parallel zu schalten. Das kann für ein „ Quasi - Bus-system " mit mehreren parallellaufenden C 504 D genutzt werden, deren Informationen mit BL = H auf den „ Bus ", bestehend aus den 4 Daten- ( $Q_A$  bis  $Q_D$  ), eine Vorzeichen - (F) und 5 Digitleitungen ( D 1 bis D 5), gegeben werden. Der BL - Eingang hat dann eine ähnliche Funktion wie Chip - select.

Legt man an BL kurzzeitig  $U_i \geq U_{CC3} + 2,5 \text{ V}$  mit  $U_{imax} \leq + 9 \text{ V}$  an, wird ein Testbetrieb ausgelöst, der nur zum schnellen Funktionstest der internen Zähler, Speicher und Steuereinheiten dient. Für den praktischen Einsatz ist dieser Fall ohne Bedeutung.

5.1.2. Steuerausgänge ( A, B, EOC, P, OR, UR, 20 k)

Die Ausgänge A und B und der 20 k-Teilerausgang sind in ihrer Funktion bereits beim C 502 D beschrieben worden. Bei der Umschaltung zwischen 3 1/2- und 4 1/2-stelliger Betriebsart ändert sich das Taktdiagramm im Zeitmaßstab entsprechend. Die H/L - Flanke fällt zeitlich mit den Phasenübergängen zusammen. Alle Digitalausgänge haben die gleiche Struktur und sind mit  $I_{OImax} = 10 \text{ mA}$  ( P:  $I_{OImax} = 20 \text{ mA}$  ) belastbar. Die Schaltung zeigt Bild 37.



B 37: Schaltung der Digitalausgänge

Polaritätsausgang P:

Die Erfassung und Ausgabe der Vorzeicheninformation zur laufenden Messung erfolgt beim Übergang von Phase 2 ( A = B = H ) nach Phase 3 ( A ≠ B ) zum Zeitpunkt maximaler Integratoraussteuerung und damit maximaler Sicherheit.

$$\left. \begin{array}{l} P = \text{Low} \quad U_i(1) > U_i(2) \\ P = \text{High} \quad U_i(1) < U_i(2) \end{array} \right\} \text{ beim C 500 D/ C 501 D}$$

Ende der Umsetzung EOC:

Das EOC - Signal zeigt während der Umsetzung die Phasen 2 und 3 an. Die logische Verknüpfung von A und B :  $EOC = \overline{A \vee B}$  . D.h. EOC wird high mit dem Beginn der Eingangsspannungsintegration ( Phase 2 ). EOC wird low, wenn die Komparatorflanke vom C 500 D/ C 501 D das Ende der Referenzintegrationsphase kennzeichnet.

Meßbereichsüberschreitung OR :

Der Ausgang ist low - aktiv und zeigt an, ob der Meßwert

$$\begin{array}{l} 4 \text{ 1/2} : /U_i/ \geq 20 \text{ 000} \\ 3 \text{ 1/2} : /U_i/ \geq 2000 \quad \text{ist.} \end{array}$$

Die Ausgabe erfolgt während der Auto-Zero-Phase der nachfolgenden Messung, da während der Phase 3 keine Komparatorflanke vom C 504 D erkannt wurde. Damit ist der Low - Impuls konstant

$$\begin{array}{l} 3 \text{ 1/2} : 2000 \text{ Takte} \\ 4 \text{ 1/2} : 20 \text{ 000 Takte} \quad \text{lang.} \end{array}$$

Nichtausgenutzter Meßbereich UR :

Der Ausgang ist ebenfalls low - aktiv und zeigt an, ob bei

$$\begin{array}{l} 3 \text{ 1/2} : /Meßwert/ \leq 100 \\ 4 \text{ 1/2} : /Meßwert/ \leq 1000 \quad \text{ist.} \end{array}$$

Die Ausgabe erfolgt unmittelbar mit der Erkennung der Komparatorflanke während der Phase 3 und endet mit dem Beginn der nachfolgenden Eingangsspannungsintegration.

Damit ergibt sich  $t_{PL}$

3 1/2 : 5 800 Takte  $\leftarrow t_{PL} \leftarrow 6000$  Takte

4 1/2 : 58 000 Takte  $\leftarrow t_{PL} \leftarrow 60 000$  Takte

Ein zwischenzeitlich wirksamer Hold - Zustand verlängert sowohl die UR - als auch die OR - Ausgabe, so daß zur automatischen Meßbereichswahl die Vorderflanke vom OR- und UR- Signal verwendet werden sollte.

5.1.3. Daten - und Digitausgänge

Die Digitausgänge sind low - aktiv. Im 3 1/2-stelligen Betrieb wird D 1 ( LSD ) inaktiv ( D 1 = high ). Der Datenwechsel findet auf der Rückflanke ( L/H ) der Digit - select - Signale statt, so daß durch die zwei Pausentakte mit der H/L - Flanke des nächsten Digits die aktuellen Daten an den BCD - Ausgängen liegen. Die Sinkfähigkeit der BCD- und Digitausgänge liegt bei  $I_{OImax} = 10$  mA. Die Bauelemente vertragen an den Ausgängen nur Kurzschlüsse gegen Masse, nicht gegen  $U_{CC3}$ .

5.2. Elektrische Kenngrößen und Abhängigkeiten

Der Schaltkreis C 504 D wird im 28-poligen DIL-Gehäuse (Plast) der Bauform 21.1.3.2.28 entsprechend TGL 26 713 hergestellt. Für das Bauelement gilt die TGL 43 268 /6/ und das Informationsblatt /3/.  
Rastermaß : 2,54 mm , Reihenabstand 15,2 mm

5.2.1. Anschlußbelegung

pin	Funktion
1	Datenausgang $Q_A$
2	Datenausgang $Q_B$
3	Datenausgang $Q_C$
4	nicht belegt
5	Datenausgang $Q_D$
6	Digitalausgang D 1 ( LSD )
7	Digitalausgang D 2
8	Digitalausgang D 3
9	Digitalausgang D 4
10	Digitalausgang D 5 ( MSD )
11	nicht belegt
12	nicht ausgenutzter Meßbereich UR
13	Polaritätsausgang P
14	Masse
15	Steuerausgang A
16	Steuerausgang B
17	End of Conversion EOC
18	nicht belegt
19	Meßbereichsüberschreitung OR
20	20 k - Teilerausgang
21	Komparatorausgang KO
22	Starteingang ST
23	3 1/2 /4 1/2 - Eingang
24	Blank - Eingang BL
25	nicht belegt
26	nicht belegt
27	Oszillatoreingang OSZ
28	Betriebsspannung $U_{CC}$

nicht belegt = keine innere Verbindung

5.2.2. Grenzwerte

Kenngröße	Kurzzeichen	Kleinstwert	Größtwert
Betriebsspannung	$U_{CC}$	0 V	7 V
H-Ausgangsspannung	$U_{OH}$	0 V	$U_{CC}$
Eingangsspannung <sup>1)</sup>	$U_I$	0 V	5,5 V
L-Ausgangsstrom	$I_{OL}$	-	10 mA
L-Ausgangsstrom P	$I_{OL13}$	-	20 mA

1) zwecks Auslösung von Testfunktionen ist an den Eingängen ST und BL kurzzeitig das Anlegen von  $U_I \approx 9$  V zulässig.

Tafel 12: Grenzwerte des C 504 D

5.2.3. Betriebsbedingungen

Kenngröße	Kurzzeichen	Kleinstwert	Größtwert
Betriebsspannung	$U_{CC}$	4,75 V	5,25 V
H-Eingangsspannung	$U_{IH}$	2 V	5,5 V
L-Eingangsspannung	$U_{IL}$	0 V	0,8 V
Betriebstemperaturbereich	$\vartheta_a$	0 °C	70 °C

Tafel 13: Betriebsbedingungen des C 504 D

Kenngröße	Kurzzeichen	Meßeinheit	Kleinstwert nach TGL	C 504D typ.	Größtwert nach TGL	Einstellbedingungen
Stromaufnahme	$I_{CC}$	mA	-	35	55	$U_{CC} = 5,25$ V, $U_{BL} = 8$ V
L-Ausgangsspannung	$U_{OL}$	V	-	0,08	0,4	$U_{CC} = 4,75$ V, $I_{OL} = 6,4$ mA;
H-Ausgangsspannung	$U_{OL13}$	V	-	0,15	1,0	$U_{CC} = 4,75$ V, $I_{OL} = 18$ mA
L-Eingangsstrom (KO, ST, BL)	$I_{IL}$	$\mu$ A	2,4	3,4	-	$U_{CC} = 4,75$ V, $I_{OH} = 0,16$ mA
H-Eingangsstrom 3 1/2/4 1/2)	$I_{IH}$	$\mu$ A	-	10	400	$U_{CC} = 5,25$ V, $U_{IL} = 0,8$ V
L-Eingangsstrom OSZ	$-I_{IL}$	$\mu$ A	-	0,01	40	$U_{CC} = 5,25$ V, $U_{IH} = 2$ V
H-Eingangsstrom OSZ	$-I_{IH}$	$\mu$ A	40	110	170	$U_{CC} = 5$ V, $U_I = 0,4$ V
Flußspannung der Eingangsdiode	$I_{IH}$	$\mu$ A	40	100	170	$U_{CC} = 5$ V, $U_I = 0,5$ V
	$I_{IHT}$	$\mu$ A	-	200	500	$U_{CC} = 5$ V, $U_I = 2,4$ V
	$-U_I$	V	-	110	170	$U_{CC} = 5$ V, $U_I = 1,7$ V
					1,5	$U_{CC} = 4,75$ V, $I_I = 12$ mA

Tafel 14: Haupt- und Nebenkenngrößen C 504 D

Anmerkung: Die als typ. angegebenen Werte für den C 504 D wurden an einer kleinen Serie im Labor gemessen, sind als nicht in jedem Fall repräsentativ.

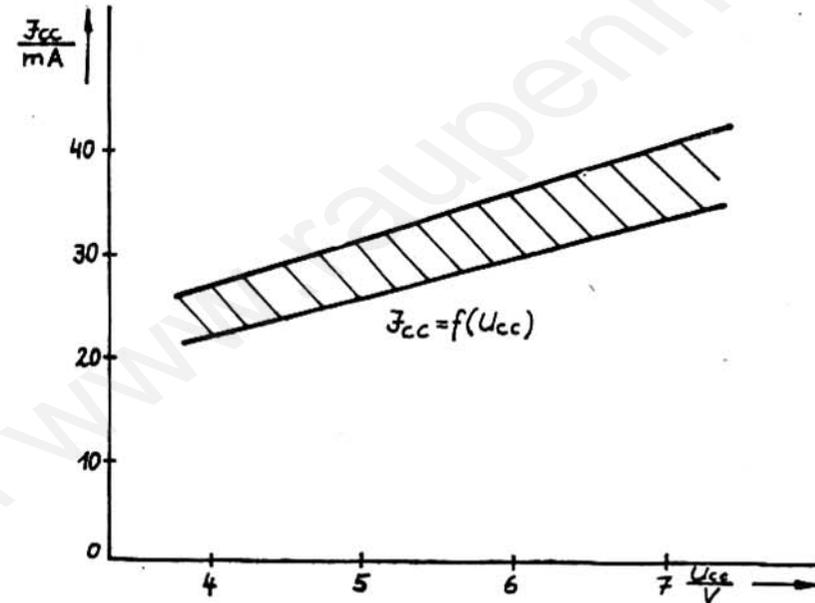
5.2.5. Informationswerte C 504 D  
gemessen bei 25°C =  $\vartheta_a$

Kenngröße	Kurzzeichen	typ. Wert
max. Oszillatorfrequenz	$f_{OSZmax}$	1,1 MHz
max. Umsetzrate (4 1/2)	$f_{umax}$	13,8 s <sup>-1</sup>
Signalanstiegszeit an A- und B - Ausgang	$t_R$	1,3 $\mu$ s
Signalabfallzeit (A, B)	$t_F$	1,2 $\mu$ s
min. I-Impulszeit an ST zur Auslösung einer Einzelmessung	$t_{LST}$	2 $\mu$ s

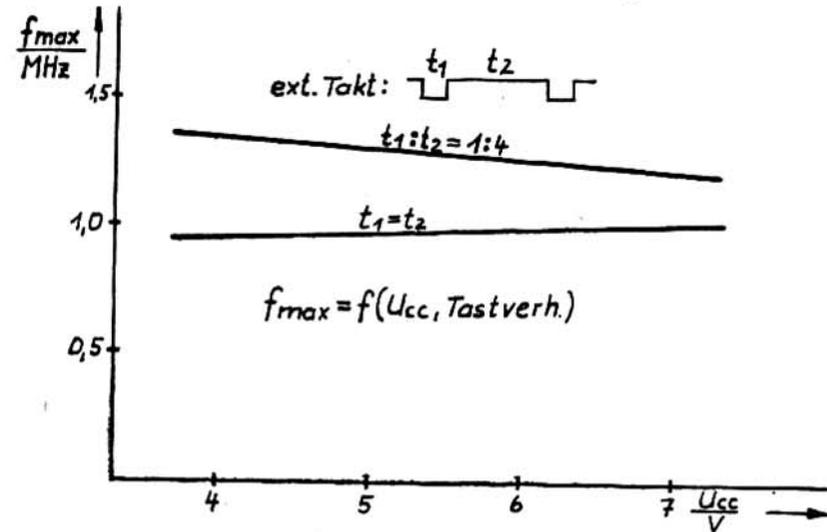
Anmerkung: Die Informationswerte wurden an einer kleinen Stückzahl im Labor ermittelt, sind also nicht in jedem Fall repräsentativ.

Tafel 15: Informationswerte C 504 D

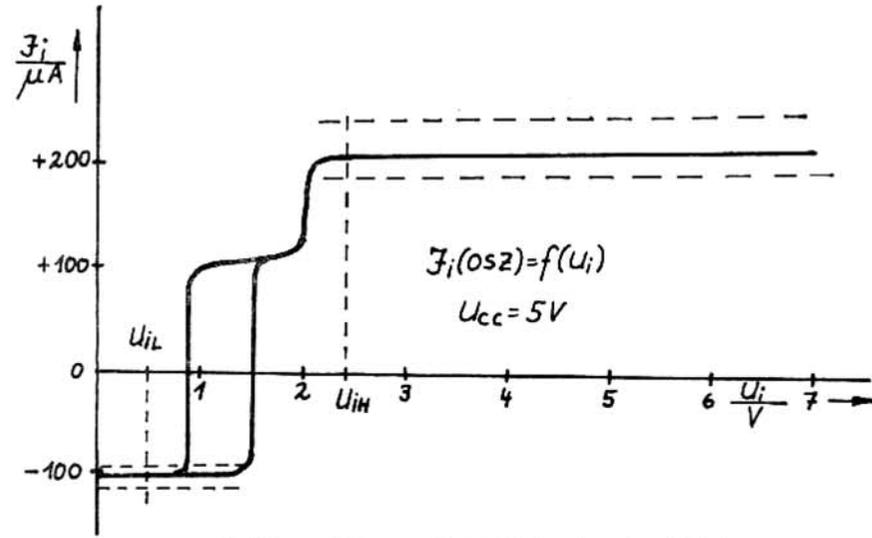
Die dargestellten Abhängigkeiten wurden an kleinen Musterstückzahlen im Labor gemessen, müssen also nicht in jedem Fall mit dem zukünftigen Informationsblatt zum C 504 D übereinstimmen.



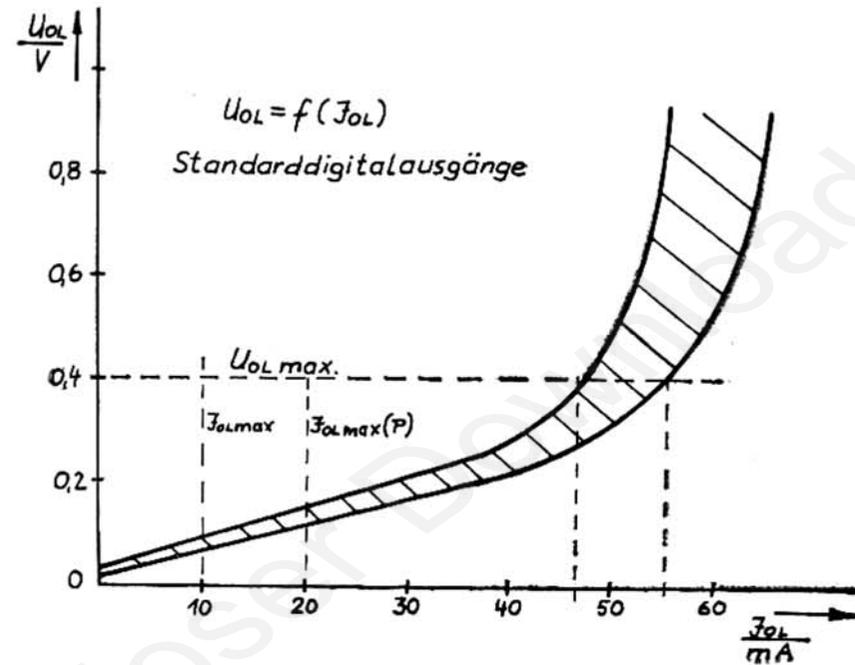
B 38: Stromaufnahme des C 504 D



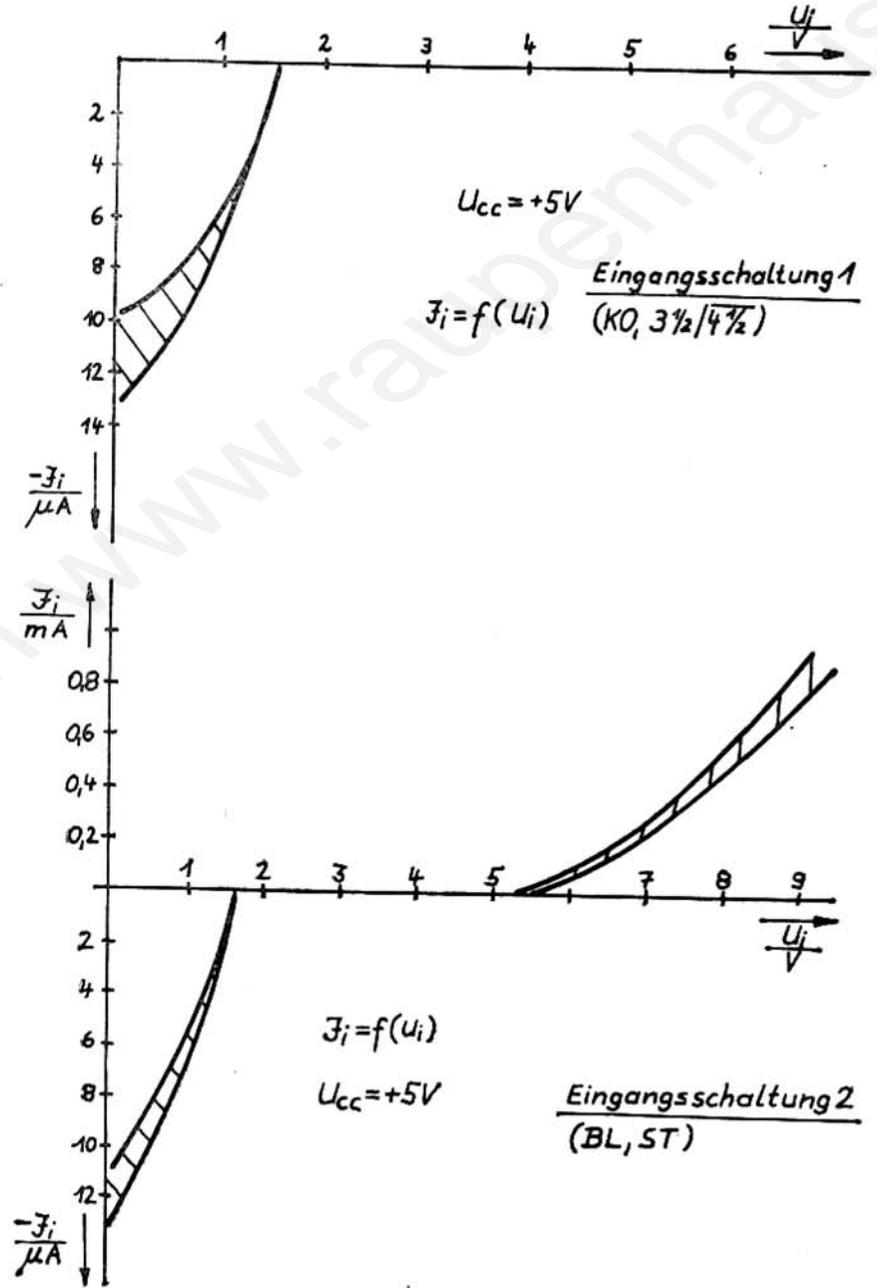
B 39: max. Taktfrequenz in Abhängigkeit von U<sub>CC</sub>



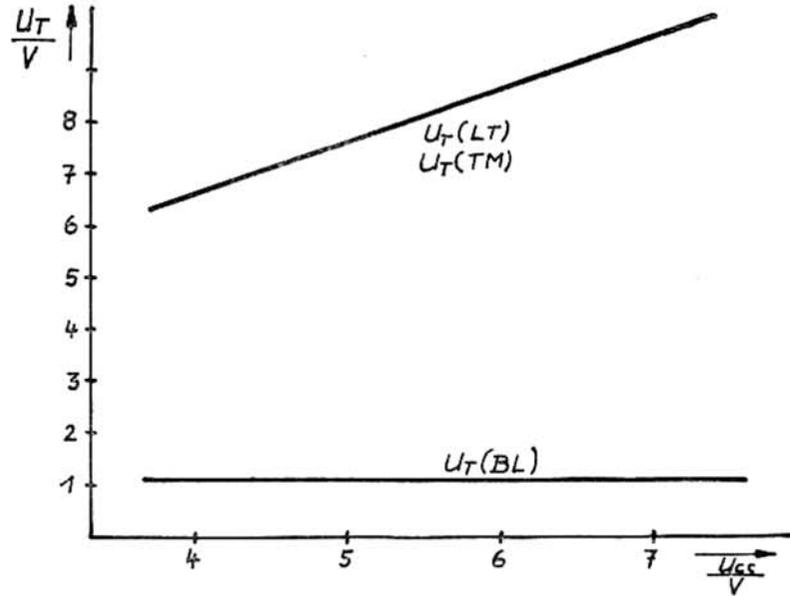
B 40: Eingangskennlinie des Oszillators



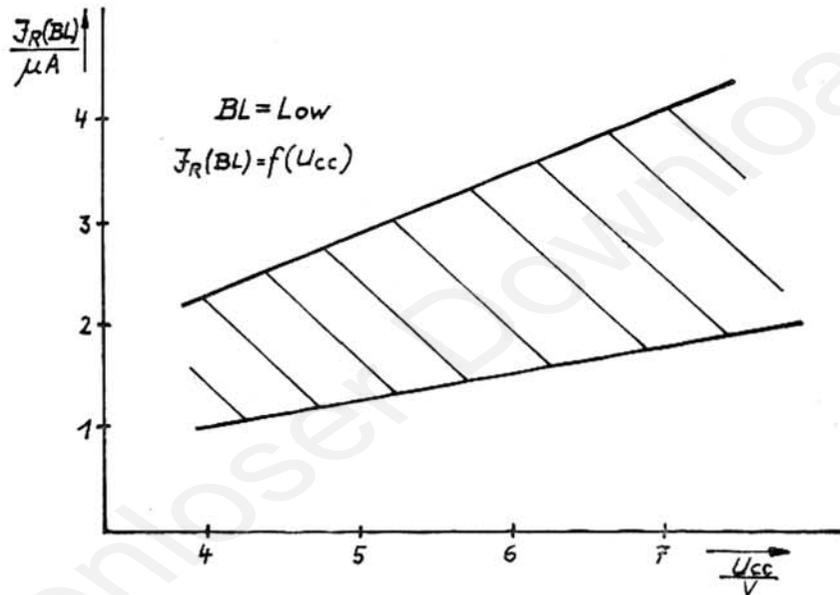
B 41: Ausgangskennlinie der Digitalausgänge



B.42: Eingangskennlinie der Steuereingänge



B 43: Schaltschwellen in Abhängigkeit von  $U_{CC}$



B 44: Restströme der Digitalausgänge

### 5.3. Dimensionierungshinweise

Für die Taktversorgung gelten die gleichen Richtlinien wie beim C 502 D.

Wird der C 504 D zur Meßwertanzeige mit externen pnp - Treibertransistoren eingesetzt, muß auf  $I_{OL} \leq 10 \text{ mA}$  geachtet werden. Zur Strombegrenzung sind bei  $U_{CC} = 5 \text{ V}$  Vorwiderstände von  $R_V \geq 390 \text{ Ohm}$  einzusetzen. Dann stehen etwa 10 mA Basisstrom für die Digittreiber zur Verfügung. Soll parallel zu einem Anzeigesystem eine Meßwertfassung erfolgen, so ist die TTL - Kompatibilität ( $U_{OL} = 0,4 \text{ V}$  bei  $I_{OL} = 6,4 \text{ mA}$ ) zu beachten. Dann stehen bei einer TTL - Last nur noch  $\approx 5 \text{ mA}$  für die Digittreiber zur Verfügung und  $R_V$  ist auf etwa 820 Ohm zu vergrößern.

Bei Anzeigesystemen ist ein BCD - zu 7 - Segment Dekoder D 346/ D 348 D erforderlich. Wegen des Multiplexbetriebes mit 19 % Leuchtzeit sind hohe Segmentströme ( $I_D > 40 \text{ mA}$ ) notwendig. Damit kommt man an die Verlustleistungsgrenze des Dekoders und der einzelnen Segmentausgänge, die natürlich nicht überschritten werden dürfen. Gegebenenfalls sind in die Segmentleitungen zur Verlustleistungsreduzierung Widerstände zu schalten, die je nach eingestellter Anzeigehelligkeit  $R_V = 10 \dots 20 \text{ Ohm}$  betragen sollten.

Bei der Umschaltung zwischen 3 1/2- und 4 1/2-stelliger Betriebsart kann eine Umdimensionierung der Analogkomponenten des C 500 D/ C 501 D notwendig sein, um die volle Systemgenauigkeit zu erreichen. Durch die 10-fach höhere Umsetzrate verkleinert sich die Aussteuerung des Integrator - OPV's um den Faktor 10. Es ist deshalb sinnvoll den Nullpunkt- und Integrationskondensator auf etwa  $0,2 \mu\text{F}$  zu verkleinern.

Damit verringert man bei höherer Meßgeschwindigkeit die Nullpunkt- ablage und erzeugt gleichzeitig eine stabile, ruhige Anzeige.

Die Struktur der Digitalausgänge gestattet ein Parallelschalten mehrerer C 504 D. Rechnet man mit  $R_C \approx 7 \text{ kOhm}$ ,  $U_{CC} = 5,25 \text{ V}$  und  $I_{OL} = 6,4 \text{ mA}$  bei  $U_{OL} = 0,4 \text{ V}$ , dann ist es möglich bis zu 9 Ausgänge parallelzuschalten. Die Auswahl eines C 504 D erfolgt dann über den Blank - Eingang.

Verbindet man z.B. die UR- und OR - Ausgänge mit dem BL - Eingang bei meßwertanzeigenden Systemen, wird ein Blinken der Anzeige im Rythmus der Meßwertumsetzung erzeugt, wenn eine Meßbereichsüber- bzw. Unterschreitung auftritt.

## 6. Applikative Hinweise zum Einsatz des C 500er- Systeme

### 6.1. Analogteil C 500 D/ C 501 D

- Die Betriebsspannungszuführung für den C 500 D/ C 501 D ist mit 100  $\mu$ F und 47 nF gegen die Analogmasse nahe am Schaltkreis abzublenden. Die Referenzspannungserzeugung ist separat abzublenden.
- Die Zusammenführung von Analog- und Digitalmasse sollte erst am Netzteil (max. am Platineneingang) erfolgen. Es ist darauf zu achten, daß über die Analogmasse keine Ströme des Digitalteils fließen und die Zuführung der Analogmasse nicht über den Low - Eingang der Meßspannung erfolgt.
- Als Integrationskondensator sollte für 4 1/2-stellige Betriebsart ein Polypropylenkondensator ( KP ) und als Nullpunkt- und Referenzkondensator ein verlustarmer Folienkondensator verwendet werden.
- Für hohe Systemgenauigkeiten sollten die drei Kondensatoren 0,47  $\mu$ F  $\leq C_X$ ,  $C_R$ ,  $C_Z \leq 1 \mu$ F gewählt werden.
- Bei Meßsystemen mit 4 1/2-stelliger Genauigkeit sollte die Betriebsspannung im Bereich von  $U_{CC} = \pm 12 \text{ V} \dots \pm 15 \text{ V}$  liegen.
- Bei der Dimensionierung der externen Komponenten sind  $U_{i\max}$ ;  $U_{REF}$ ;  $U_{CM}$ ;  $f_C$ ;  $R_X/C_X$ ;  $C_Z$ ;  $C_R$  optimal an das Meßproblem anzupassen.
- Unter Beachtung von  $U_{CM \max}$  sollte die Aussteuerung am Int.- OPV so dimensioniert sein, daß mindestens 3 ... 4 V Reserve gegen die minimale Betriebsspannung unter allen Bedingungen bleiben ( $\pm U_{CC} = 12 \text{ V}$ ,  $U_{CX\max} = \pm 8 \text{ V}$  bei  $U_{CM} = 0 \text{ V}$ ).

- Die Rampenfunktion an  $C_X$  sollte so groß wie möglich sein, unter Beachtung von  $R_{X\min}$ ,  $C_X$  und  $f_C$ , ohne in die Begrenzung zu kommen ( Stabilität der Anzeige).
- Für 4 1/2-stelligen Betrieb ist eine externe, speziell kurzzeitstabile jitterfreie Taktversorgung z.B. mit B 555 D und eine externe Referenzspannung erforderlich. Der Teilerfußpunkt der Referenz muß nahe am Schaltkreis auf Analogmasse liegen. Der Innenwiderstand der Referenzspannung sollte  $\leq 5 \text{ k}\Omega$  sein.
- Für 3 1/2-stellige Systeme kann der interne Oszillator des C 502 D/ C 504 D und auch die Referenzspannung des C 500 D/ C 501 D verwendet werden, wenn der Umgebungstemperaturbereich das zuläßt.  
Für 4 1/2-stelligen Betrieb und größere Umgebungstemperaturschwankungen ist die gesamte Referenzspannungserzeugung in einem Kleinthermostaten unterzubringen.
- Die Taktfrequenz ist so zu wählen, daß eine maximale 50 Hz-Brummspannungsunterdrückung erzielt wird.  
Integrationszeit  $t_1 = n \cdot 20 \text{ ms}$ , mit  $f_C = 200 \text{ kHz}$  ergibt sich  $t_1 = 100 \text{ ms}$ .  
Die Oszillatorfrequenz sollte in jedem Fall abgleichbar sein.
- Zur Störspannungsunterdrückung und zur Reduzierung des dynamischen Quellenwiderstandes kann in den High-Eingang (pin 1) ein RC - Glied ( 51 k $\Omega$ / 47 nF ) eingefügt werden.
- Wird ohne Gleichtaktspannung gearbeitet, sind pin 2 und 5 ( Eingang " Low " und Analogmasse ) zu verbinden.
- Bei der Umschaltung 4 1/2- auf 3 1/2-stellige Betriebsart erhöht sich die Umsetzrate um den Faktor 10. Dann ist mindestens der Nullpunkt- und zum stabilen Betrieb auch der Integrationskondensator von 1  $\mu$ F auf 0,1 ... 0,22  $\mu$ F zu verkleinern, da ansonsten die Aussteuerung am Int.-OPV zu klein und die Nullpunktanlage zu groß werden.
- Bei der Layoutgestaltung sind die digitalen Steuerleitungen ( A, B, KO ) zwischen Analog- und Digitalteil so zu legen, daß durch die Schaltflanken keine Störgrößen auf die Analogkomponenten eingekoppelt werden.

- Die Zuleitungen zu den Analogkomponenten ( $R_X/C_X$ ,  $C_R$ ) sind durch ringförmige Masseleitbahnen abzuschirmen.

### 6.2. Digitalbaustein C 502 D

- Die Betriebsspannung des C 502 D ist unmittelbar am Schaltkreis mit 220  $\mu$ F und 47 nF gegen Digitalmasse abzublenden.
- Bei der Layout-Gestaltung ist darauf zu achten, daß die gemultiplexten Anzeigestrome nicht auf den Analogteil des Umsetzers rückwirken. Die Leitbahnen sind entsprechend niederohmig auszuführen.
- Für Wandler mit 3 1/2-stelliger Auflösung reicht der interne Oszillator mit externer C- bzw. RC - Beschaltung ( $C_{ext} \approx 220$  pF,  $f_c \approx 200$  kHz) hinsichtlich der Stabilität aus.
- Für 4 1/2-stellige Genauigkeit ist ein externer Oszillator mit hoher Kurzzeitstabilität mit geringem Frequenzjitter zu verwenden (Stabilität der Anzeige).
- Bei der Bemessung der Vorwiderstände für die Segmentströme ist zu berücksichtigen, daß die Anzeigen im Verhältnis 1 : 5 gemultiplext sind, so daß die Segmentströme je nach Helligkeitsforderung zwischen 30 ... 80 mA gewählt werden sollten.
- Die externen pnp-Digittreibertransistoren sollten Basisvorwiderstände von 200 ... 400 Ohm erhalten, da ansonsten Basisströme von 40 mA fließen würden.
- Für die Auslösung der Testfunktion und des Lampentestes ist  $U_{imax} \leq 9$  V an KO und TR nur kurzzeitig zulässig.

### 6.3. Digitalbaustein C 504 D

- Die Betriebsspannung des C 504 D ist nahe am Schaltkreis mit 100  $\mu$ F und 47 nF gegen die Digitalmasse abzublenden.
- Bei der Masseführung ist darauf zu achten, daß die Ströme des Digitalteils nicht über die Analogmasse fließen. Die Zusammenführung beider Massen sollte am Netzteil oder maximal am Platineingang erfolgen.
- Die Komparatorleitung ist mit einem Pull-up-Widerstand von 2 ... 10 kOhm gegen  $U_{CC} = + 5$  V zu versehen.
- Die Steuer- und Signalleitungen des C 504 D sollten nicht in der Nähe der Analogkomponenten des C 500 D/ C 501 D insbesondere in der Nähe der Kondensatoren vorbeigeführt werden, um Einkopplungen zu vermeiden.
- Für 4 1/2-stellige Anwendungen ist ein externer, möglichst in der Frequenz abgleichbarer Oszillator mit hoher Kurzzeitstabilität zu verwenden. Für 3 1/2-stellige Anwendungen kann der interne Oszillator mit externer C- bzw. RC-Beschaltung verwendet werden.
- Für eine hohe Brummspannungsunterdrückung ist die Integrationszeit  $t_1 = n \cdot 20$  ms zu wählen ( $t_1 = 100$  ms,  $n = 5$ ,  $f_c = 0,2$  MHz)  $f_c = 20\ 000 / t_1$ .
- Als Dekoder können der D 346/ 348 D verwendet werden, wobei darauf zu achten ist, daß durch die Helligkeitseinstellung der Anzeigestrome am pin 3 die maximale zulässige Verlustleistung für den gesamten Dekoder und für jeden einzelnen Ausgang nicht überschritten wird.
- Für den ordnungsgemäßen Betrieb der Anzeige muß der Dignausgang D 5 (MSD) mit dem RBI - Eingang des Dekoders zur Unterdrückung der Null im MSD bei  $U_i < 10\ 000$  verbunden werden.
- Zur Begrenzung der Basisströme der Digittreibertransistoren sind in die Basisleitungen  $\geq 390$  Ohm-Widerstände einzufügen.
- Für die optische Signalisierung von Meßbereichs-über- bzw.- unterschreitung sind die OR- bzw. UR - Ausgänge mit dem Blank -Eingang (BL) zu verbinden ( Blinken der Anzeige im zyklischen Betrieb).

- Bei dem Übergang vom UR - Zustand in den "normalen" Meßbereich ( $U_1 < 1000$  (100)  $\rightarrow$   $1000$  (100)  $\leq U_1 < 20\ 000$  (2000)) liefert der UR - Ausgang mit der nachfolgenden H/L - Flanke des BCD - Signals einen kurzen zusätzlichen Impuls, dessen maximale Dauer einer Taktimpulsbreite entspricht. Dieser Impuls ist bei der Nutzung des UR - Ausgangs zu automatischen Meßbereichswahl z.B. mit einem DL 132 D zu unterdrücken.
- Die Nutzung der Funktionen Lampentest und Testmode an den Eingängen ST und BL mit  $U_{imax} \leq 9$  V ist nur kurzzeitig zulässig.
- Alle Digitalausgänge bestehen aus einem npn-Transistor mit einem typischen Kollektorwiderstand von etwa 7 ... 8 kOhm gegen  $U_{CC}$ , so daß eine Parallelschaltung mehrerer Ausgänge unter Beachtung der zulässigen Grenzen und Meßbedingungen möglich ist.
- Die Meßwertübernahme der BCD - Information kann unverzögert mit der H/L -Flanke der Digitimpulse erfolgen, da die entsprechenden BCD - Daten 2 Taktimpulse vorher an die Ausgänge gelegt werden.
- Mit dem Blank - Eingang können die Digit- und BCD - Ausgänge gesperrt werden. Damit können mehrere C 504 D ausgangsseitig parallelgeschaltet werden. Die Wandlerauswahl erfolgt mit BL = H.
- Bei der Umschaltung von 4 1/2- auf 3 1/2-stelligen Betrieb erhöht sich die Umsetzrate um den Faktor 10, so daß die Analogkomponenten des C 500 D/ C 501 D für einen stabilen Betrieb zu ändern sind. Nullpunkt- und Integrationskondensator sind von 1  $\mu$ F auf 0,1 ... 0,22  $\mu$ F zu verkleinern.

## 7. Schaltungen und Anwendungsbeispiele

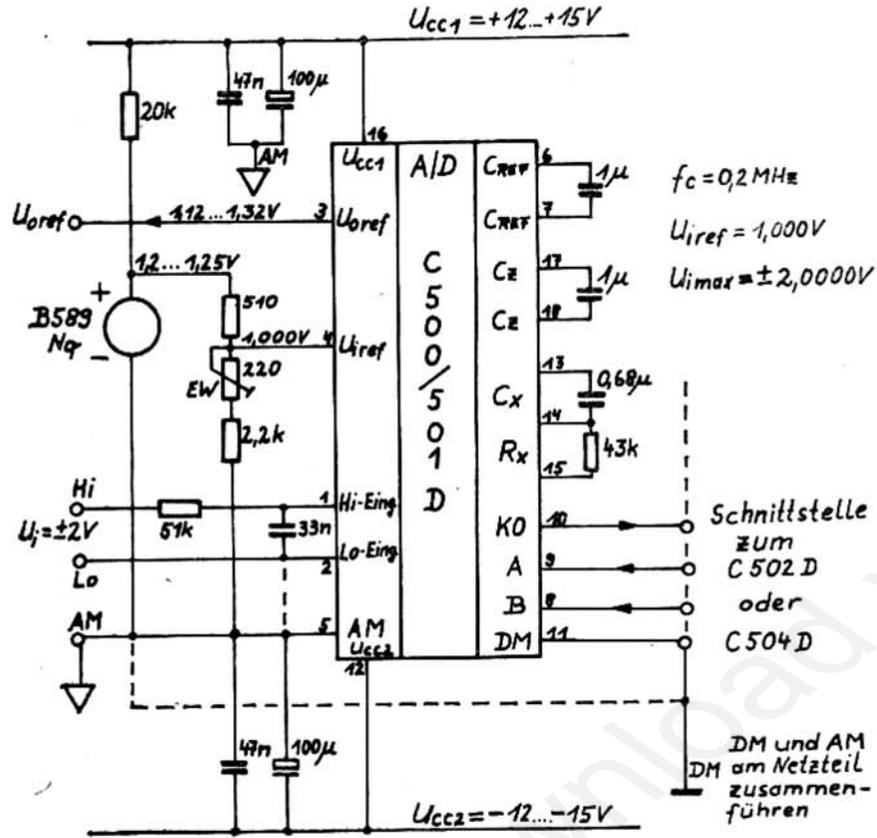
### 7.1. Analogbaustein C 500 D/ C 501 D

Bild 45 zeigt die komplette Beschaltung des C 500 D/ C 501 D mit externer Referenzspannungserzeugung ( B 589 Nq ) für 4 1/2-stellige Genauigkeit. Bei  $U_{ref} = 1,0$  V ergibt sich  $U_{imax} = \pm 2,000$  V mit 100  $\mu$ V Auflösung.

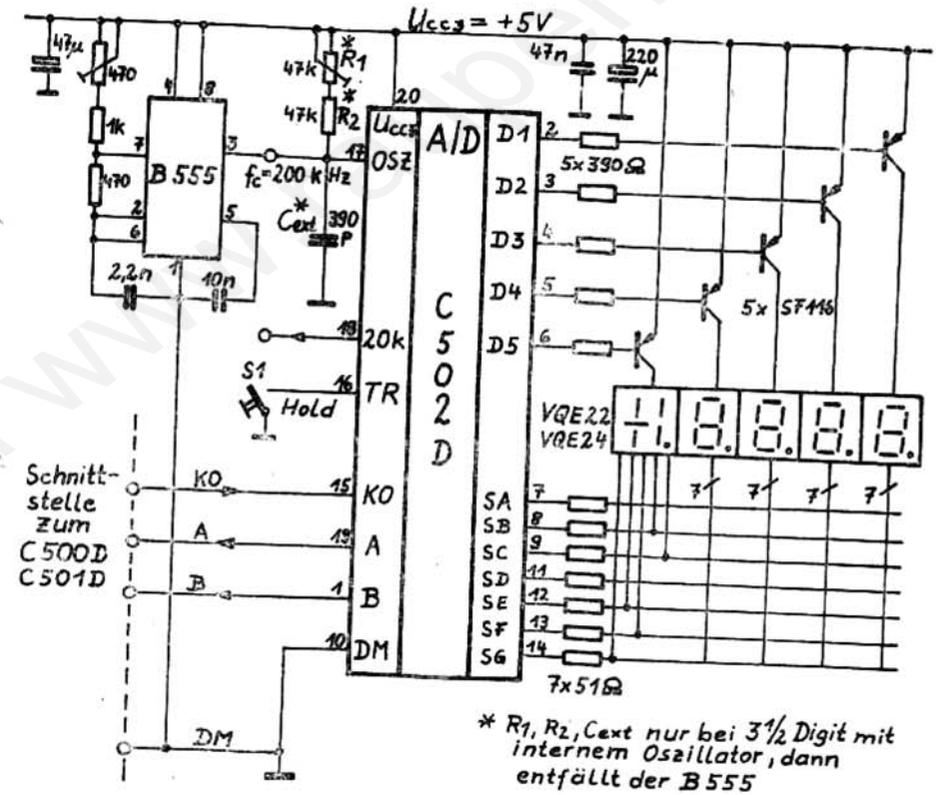
Der Endwertabgleich des Systems mit dem 220 Ohm - Regler (mit Spindeltrieb ) erfolgt üblicherweise bei + 1,8 V ... + 1,9 V. Mit der angegebenen Taktfrequenz von 200 kHz ergeben sich 2,5 Messungen/sec. . Eine Verringerung auf 100 kHz führt u.U. zu einem verbesserten Nullpunktgleich.

Dann ist  $R_X$  auf 81 kOhm zu vergrößern. Pin 2 und 5 sind zu verbinden, wenn Messungen ohne Gleichtaktspannungen auftreten. Das Temperaturverhalten der Schaltung wird durch die Referenzspannungserzeugung ( B 589 Nq und die Teilerwiderstände ) und durch den Temperaturkoeffizienten der Integrator- und Referenzkapazität bestimmt.

Verlustbehaftete Kondensatoren können die Ursache für Umpolfehler sein.



B 45: Beschaltung des C 500 D für 4 1/2-stelligen Betrieb



B 46: 4 1/2-stelliges Anzeigesystem mit C 502 D

### 7.2. Anzeigesystem mit C 502 D

Eine entsprechende Schaltung zeigt Bild 46. Für die abgleichbare Taktversorgung sind beide Möglichkeiten dargestellt:

1. externer Generator mit B 555 D
2. interner Generator mit externer RC- Beschaltung  
(  $R_1, R_2, C_{ext}$  )

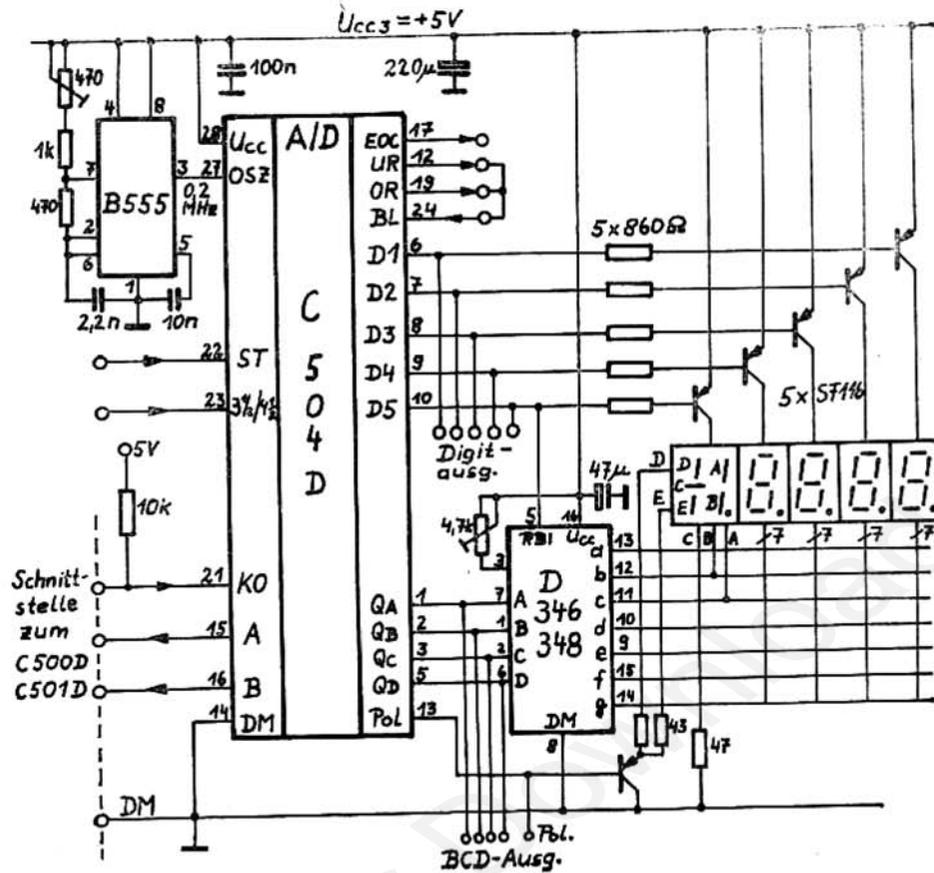
Bei 4 1/2-stelligem Betrieb empfiehlt sich ein externer Generator, der mit dem 470 Ohm - Regler auf die Taktfrequenz von 200 kHz abgleichbar ist. Bei diesem Abgleich kann berücksichtigt werden, daß die Netzfrequenz in der DDR in der Regel etwas geringer als 50 Hz ist. Messungen haben gezeigt, daß mit typisch 49,3 ... 49,6 Hz gerechnet werden kann.

D.h. der Abgleich sollte auf etwa 198 kHz erfolgen.

Bei 3 1/2-stelligem Betrieb reicht die Kombination  $R_1 = R_2 = 47k$  Ohm,  $C_{ext} = 390$  pF für die Taktversorgung aus. Mit S 1 kann der Wandler in den Halt - Zustand gebracht werden. In der Anzeige bleibt der letzte Meßwert stehen.

Die Dekodierung des MSD ist im Abschnitt 4.3.6. enthalten und auch die Schaltung dieser Segmente auf die Leitungen b, c, e, f und g.

Die Digttdreibertransistoren ( 5 x SF 116 ... SF 119 ) müssen bei  $I_B \approx 8 \dots 10$  mA ein  $B > 46$  aufweisen.



B 47: C 504 D mit 4 1/2-stelliger Anzeige und Datenausgängen

### 7.3. Meßwertanzeige und Ausgabe mit C 504 D

Die Taktversorgung erfolgt wie beim C 502 D. Im Gegensatz zum C 502 D ist die Komparatorleitung mit 10 ... 20 kOhm gegen  $U_{CC3}$  zu beschalten. Aufgrund der geringeren Belastbarkeit der Digitausgänge ist bei gleichzeitigem Anschluß einer TTL- Last der Basisstrom für die Treibertransistoren auf  $\leq 4,8$  mA zu begrenzen ( $R_V \geq 860$  Ohm). Damit muß das B der SF 116 ... SF 119  $B > 80$  sein. Der Ausgang 13 ( P ) kann im Multiplexbetrieb das Vorzeichen der Anzeige nicht direkt treiben. Die Schaltung (Bild 47) ist so ausgelegt, daß beide Vorzeichen angesteuert werden. Soll nur das negative Vorzeichen verwendet werden, ist das Segment C ( - ) über einen npn - Transistor von P aus gegen Masse zu schalten. Der Polaritätsgang wird von der Blank - Funktion nicht beeinflusst.

Die Verbindung von D 5 mit pin 5 ( RBI ) des Dekoders unterdrückt im MSD die Anzeige von 1 bei  $|U_i| < 10\ 000$  (1000).

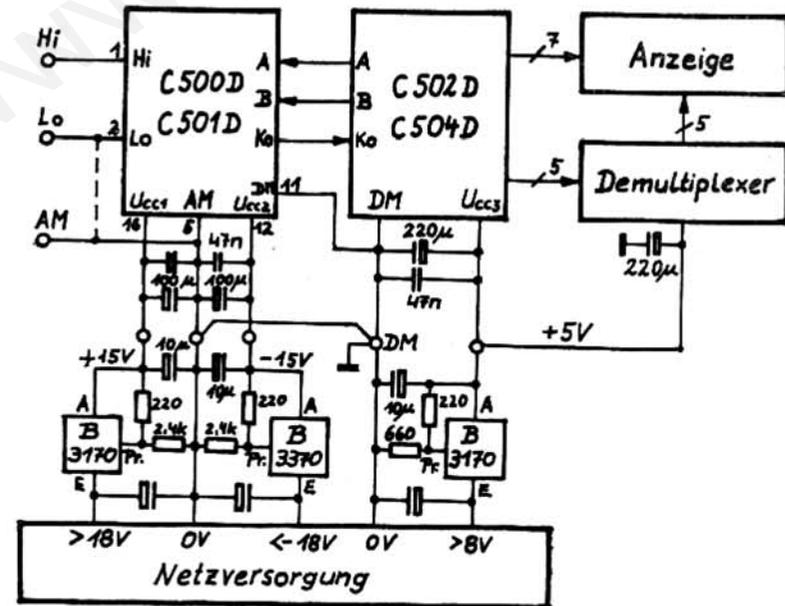
Mit dem 4,7 kOhm - Regler kann die Helligkeit der Anzeige eingestellt werden. Dabei sind die Verlustleistungsgrenzen des Dekoders zu berücksichtigen. Gegebenenfalls sind Segmentwiderstände zur Verlustleistungsreduzierung einzufügen ( $R_V \approx 10 \dots 20$  Ohm).

Mit den Steuereingängen ST und 3 1/2 / 4 1/2 - stellige Betriebsart kann das ADU - System in die verschiedensten Betriebszustände gesteuert werden. Die Verbindung von OR und UR mit BL erzeugt ein Blinken der Anzeige Dunkelastung während der Auto-Zero-Phase im Rythmus der Umsetzungen bei Meßwertüberschreitung und nichtausgenutztem Meßbereich. Dabei werden dann gleichzeitig die Digit- und Datenausgänge auf H geschaltet.

Die H/L - Flanke des EOC - Signals kann zur Synchronisation der Datenübernahme des aktuellen Meßwertes verwendet werden.

### 7.4. Betriebsspannungsversorgung des Systems

Bild 48 zeigt eine Schaltung zur Bereitstellung der drei erforderlichen Betriebsspannungen. Verwendet werden die Regler - IS B 3170 zur Gewinnung von + 5 V und + 12 ... + 15 V und B 3370 zur Erzeugung von -12 V ... - 15 V. Gleichzeitig ist die optimale Massegestaltung für das System zu erkennen. Besonders wichtig ist die Abblockung der Betriebsspannungen gegen die Analog- bzw. Digitalmasse.

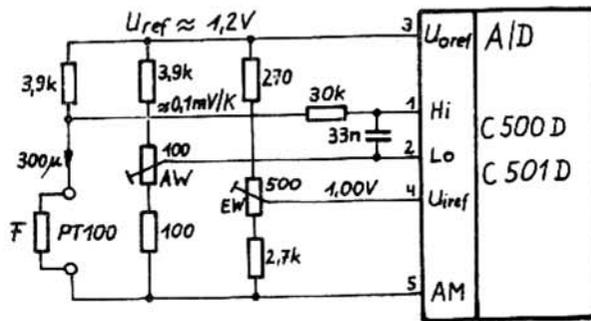


B 48: Betriebsspannungsversorgung des C 500er - Systems



Im Bild 51 wird eine Temperaturmessung mit einem PT 100 - Widerstand unter Nutzung der internen Referenzspannung und ohne Kennlinienlinearisierung gezeigt.

Der PT 100 weist nach /1/ im Bereich von 400 ... 500 °C einen TK (PT 100)  $\approx 0,34 \text{ Ohm/K}$  auf. Daraus ergibt sich bei einem Fühlerstrom von  $300 \mu\text{A}$  eine Steilheit von etwa  $0,1 \text{ mV/K}$ . Bei 4 1/2-stelliger Betriebsart resultiert daraus eine Auflösung von  $1 \text{ }^\circ\text{C}$ . Der Abgleich erfolgt bei dem Anfangswert (z.B.  $400 \text{ }^\circ\text{C}$ ) mit dem  $100 \text{ Ohm}$  - Regler und am Endwert mit der Referenzspannung von  $1,00 \text{ V}$ . Da in diesem Fall der Anfangswert nicht gleich dem Nullpunkt ist, d.h. der Endwertabgleich den Anfangswertabgleich beeinflusst, muß dieser Abgleich gegebenenfalls mehrmals wiederholt werden.



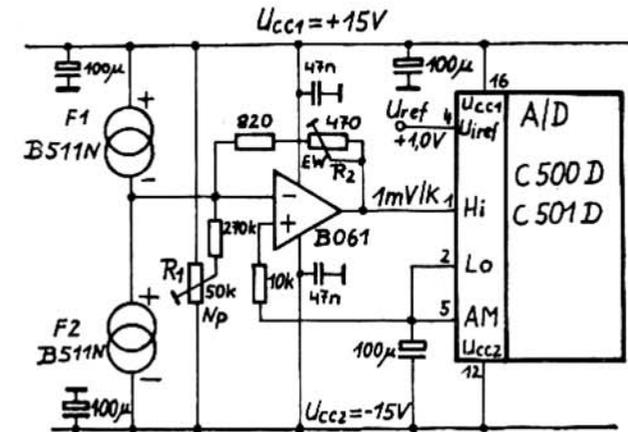
Beispiel:  
 $400 \dots 500 \text{ }^\circ\text{C}$ :  
 $\text{TK}(\text{PT}100) \approx 0,34 \text{ } \Omega/\text{K}$   
 $\rightarrow I_F \approx 300 \mu\text{A}$

B 51 : Temperaturmessung mit PT 100 im Bereich  $400 \dots 500 \text{ }^\circ\text{C}$

Im Bild 52 ist die Erfassung von Temperaturdifferenzen mit 2 B 511 N dargestellt /7/. Die beiden Fühler F 1 und F 2 weisen eine unterschiedliche Kennlinie auf, so daß sowohl ein Nullpunkt- als auch ein Endwertabgleich erforderlich sind. Es wird eine Stromsummation beider Fühlerströme vorgenommen. Beide Fühler werden bei einer Bezugstemperatur mit dem Nullpunktregler aufeinander abgeglichen (Anzeige = 0). Danach wird F 1 oder F 2 auf eine zweite Bezugstemperatur gebracht und diese Differenz z.B.  $\vartheta_1 = 0 \text{ }^\circ\text{C}$ ,  $\vartheta_2 = 100 \text{ }^\circ\text{C}$  in der Anzeige durch den Rückkopplungswiderstand des I/U -Wandlers mit B 061 abgeglichen. Je nach zu erfassender Temperaturdifferenz ist bei

- $R_2 \approx 1 \text{ k}\Omega \quad \text{TK}(U_M) \approx 1 \text{ mV/K}$
- $R_2 \approx 10 \text{ k}\Omega \quad \text{TK}(U_M) \approx 10 \text{ mV/K}$
- $R_2 \approx 100 \text{ k}\Omega \quad \text{TK}(U_M) \approx 100 \text{ mV/K}$

Es muß gerade bei  $R_2 \approx 100 \text{ k}\Omega$  das Driftverhalten des OPV berücksichtigt werden.



Auflösung:  
 $3\frac{1}{2}$ :  $1 \text{ }^\circ\text{C}$   
 $4\frac{1}{2}$ :  $0,1 \text{ }^\circ\text{C}$

B 52: Differenztemperaturerfassung mit B 511 N



Der Empfänger erkennt nach einer Laufzeit  $\Delta t$  den Impuls und bildet daraus das Stoppsignal für den Komparatoreingang. Diese Zeitdifferenz wird ausgezählt. Dabei ist die Taktfrequenz auf die Ausbreitungsgeschwindigkeit im Medium abzustimmen und zu berücksichtigen, ob mit oder ohne Reflexion ( doppelte Weglänge) gearbeitet wird.

Für den Taktfrequenzbereich von 10 ... 500 kHz ergeben sich damit Zeitbereiche von

$$f_c = 10 \text{ kHz} : 200 \mu\text{s} < \Delta t < 4 \text{ sec.}$$

$$f_c = 500 \text{ kHz} : 4 \mu\text{s} < \Delta t < 80 \text{ ms}$$

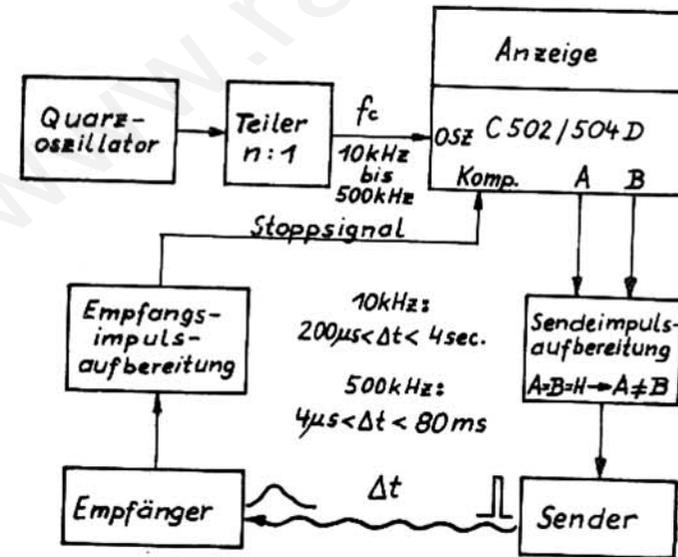
$$( f_c = 1 \text{ MHz (504) } : 2 \mu\text{s} < \Delta t < 40 \text{ ms } )$$

Beispiel: Echolot ( doppelte Weglänge )

Ausbreitungsgeschwindigkeit in Wasser  $V_0 \approx 1500 \text{ m/s}$

$f_c$	max. Entfernung	Auflösung
150 kHz	200 m	1 cm
15 kHz	2000 m	10 cm

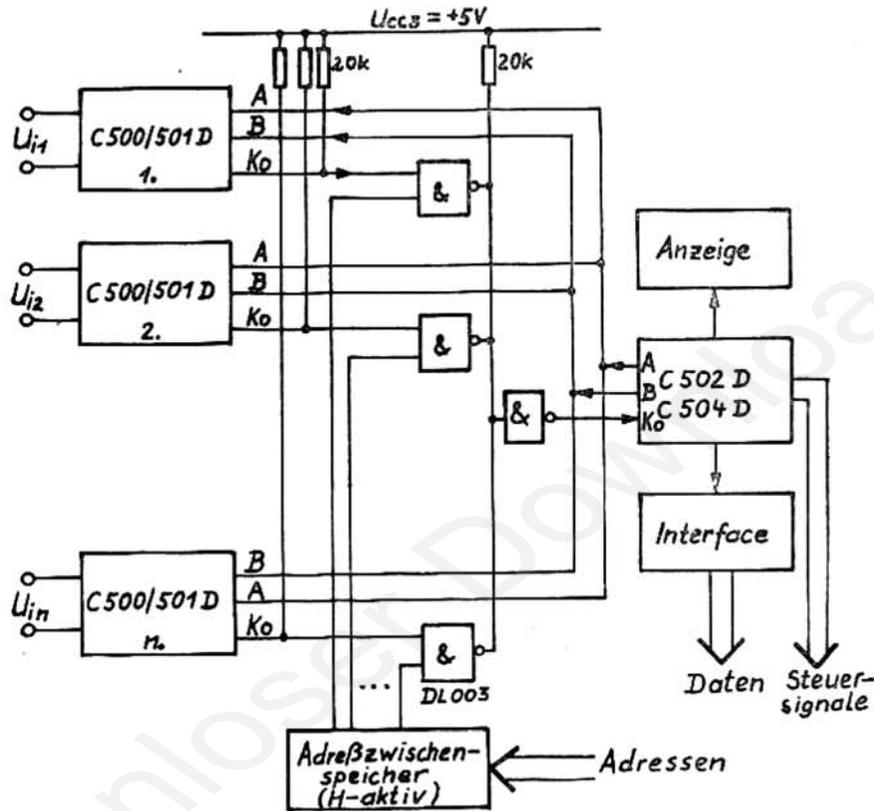
Dabei ist der 2 : 1 Vorteiler vor dem Hauptzähler zu berücksichtigen. Für Entfernungsmessungen ist die Taktfrequenz wegen der einfachen Weglänge zu verdoppeln. Mit dem C 504 D lassen sich auch Zählvorgänge erfassen, wobei die Phasen Zählvorgang mit dunkelgetasteter Anzeige und Meßwertanzeige. ( ohne Zählung ) alternieren. Dazu ist eine zusätzliche externe Steuerung erforderlich.



B 54: Zeitdifferenzerfassung mit C 502 D/ C 504 D

7.8. Multiplexierung mehrerer Analogbausteine

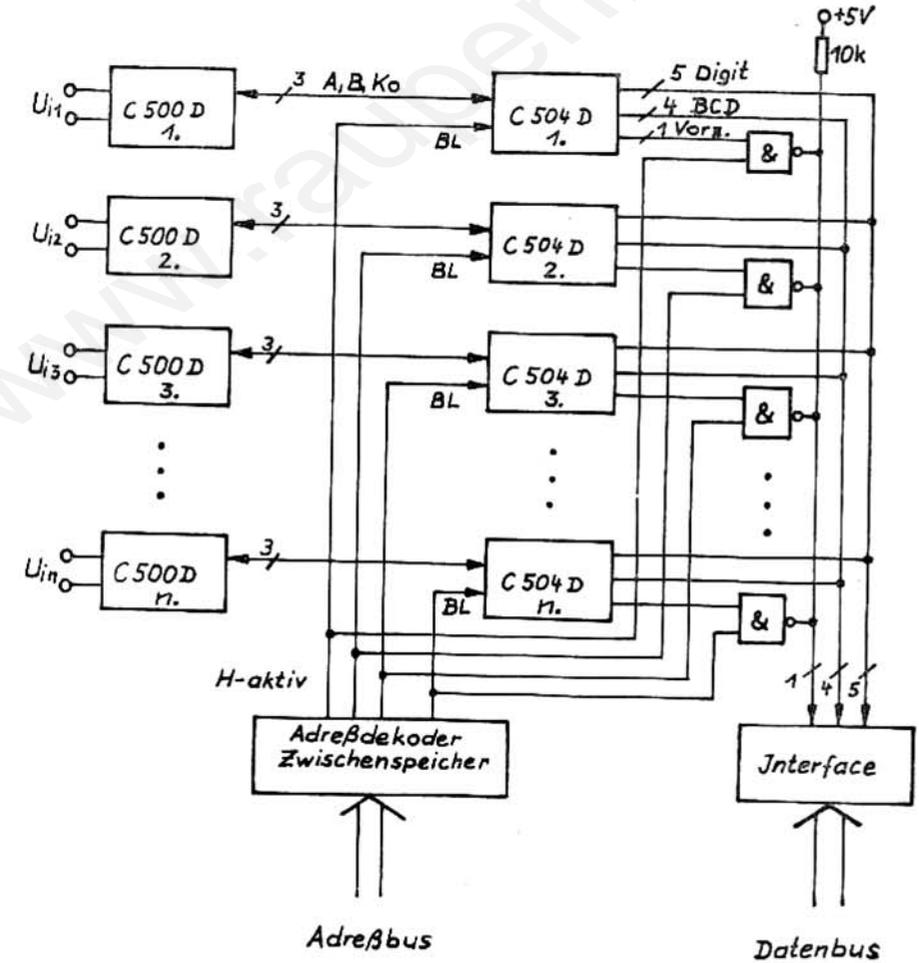
Im Bild 55 ist eine Zusammenschaltung mehrerer Analog- mit einem Digitalteil dargestellt. Die Steuerleitungen A und B liegen an allen C 500 D/ C 501 D an - sie laufen parallel. Die Umschaltung erfolgt an den Komparatorleitungen mit DL 003 oder über Multiplexer. Diese Variante hat gegenüber der Umschaltung mit Analogmultiplexern oder Schaltern den Vorteil, daß jeder Analogbaustein für seine Meßaufgabe optimal dimensioniert werden kann und keine Umschaltung der Analogkomponenten einschließlich der Referenzspannung erforderlich ist. Im dargestellten Fall würden alle Subsysteme mit der gleichen Taktfrequenz arbeiten. Es besteht aber auch die Möglichkeit, die Taktfrequenz parallel zu den Wandlern mit umzuschalten, so daß man einen weiteren Freiheitsgrad gewinnt. Mit den Steuersignalen 3 1/2/4 1/2, ST und BL beim C 504 D kann das Gesamtsystem in die verschiedensten Betriebsarten geschaltet und somit vielseitig eingesetzt werden.



B 55: Multiplexierung mehrerer C 500 D/ C 501 D

7.9. Multiplexierung mehrerer C 504 D

Eine entsprechende Schaltung zeigt Bild 56.

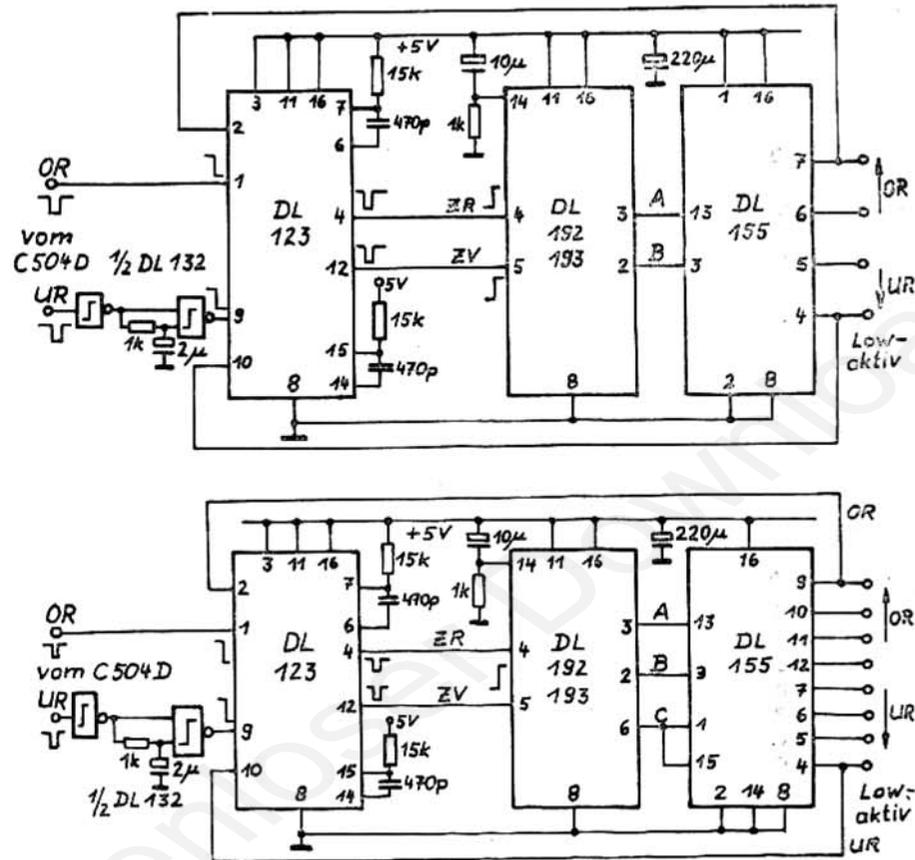


B 56: Multiplexierung mehrerer C 504 D

- 94 - Die Abfrage der einzelnen Meßstellen erfolgt über einen H- aktiven Adreßdekode. Da die Blank - Funktion nur auf die BCD- und Digit- ausgänge wirkt, muß die Vorzeicheninformation gesondert z.B. über einen DL 003 zusammengefaßt werden. Die Datenübernahme der einzelnen Dekaden erfolgt stets mit der H/L - Flanke des Digitalsignals. Bei der Vorzeichenabfrage ist zu berücksichtigen, daß der Wechsel zum aktuellen Meßwert mit dem Wechsel A = B = H nach A=B erfolgt.

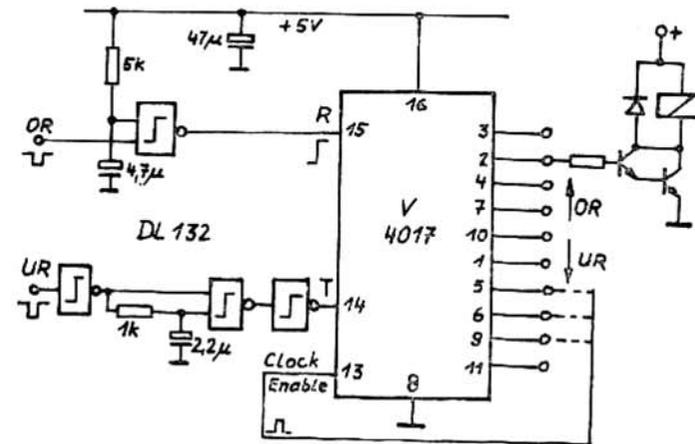
7.10. Automatische Meßbereichswahl

Für den Einsatz in komfortablen Multimetern ist der C 504 D wegen seiner Steuerfunktionen besonders geeignet. Mit den Ausgängen OR und UR läßt sich sehr einfach eine automatische Meßbereichsumschaltung realisieren. Bild 57 zeigt zwei Möglichkeiten der Umschaltung für 4 und bis zu 8 Meßbereiche.



B 57: Automatische Meßbereichswahl mit 4 und 8 Bereichen

Mit dem DL 123 wird mit der H/L - Flanke der Steuersignale ein kurzer Low - Impuls erzeugt, der die DL 192 DL 193 vorwärts bzw. rückwärts zählt und damit den DL 155 entsprechend setzt. Mit dem Zuschalten von  $U_{CC}$  erfolgt eine Zwangsrücksetzung der Zähler über Anschluß 14. Damit wird der unempfindlichste Meßbereich eingeschaltet. Die beiden Gatter des DL 132 unterdrücken den zusätzlichen, kurzen Impuls der am UR - Ausgang des C 504 D entsteht, wenn vom UR - Zustand in den „ normalen " Meßbereich geschaltet wird. Dieser Störimpuls kann bis zu einer Taktimpulsbreite breit sein. Die Rückkopplung von den Ausgangsstufen auf Anschluß 2 und 10 des DL 123 verhindert, daß mit dem Erreichen des empfindlichsten und größten Meßbereiches weiterschaltet wird. Im Bild 58 ist eine einfachere Schaltung mit dem V 4017 gezeigt. Bei diesem Baustein besteht nicht die Möglichkeit des Rückwärtszählens. Deshalb erfolgt hier mit jedem OR - Signal eine Rücksetzung in den höchsten Meßbereich. Ein Gatter des DL 132 wird zur Zwangsrücksetzung beim Zuschalten von  $U_{CC}$  verwendet. Je nach Verknüpfung der Ausgänge mit Clock enable (13) können zwischen 2 und 10 Meßbereiche erfaßt werden.



B 58: Automatische Meßbereichswahl mit bis zu 10 Bereichen

## L i t e r a t u r v e r z e i c h n i s

- /1/ Kahl, Bernd: 3-Digit-Analog/Digital-Wandler C 520 D  
Information Applikation Mikroelektronik  
Heft 14 1982, Kammer der Technik Frankfurt(O.)
- /2/ Fachbereichsstandard: Analogprozessorschaltkreise für  
integrierende Analog-Digital-Wandler C 500 D  
und C 501 D, TGL 43 084, Gruppe 137 87  
März 1984
- /3/ Informationsblatt: Integrierende Analog-Digital-Umsetzer für  
Digitalvoltmeter mit max. 4 1/2 Digit Auflösung  
C 500 D, C 501 D, C 502 D, C 504 D; Ausgabe 2/85  
VEB HFO Betrieb im VEB Kombinat Mikroelektronik
- /4/ Fachbereichsstandard: Digitalprozessorschaltkreis für inte-  
grierende Analog-Digital-Wandler C 502 D  
TGL 43 085, Gruppe 13 787, März 1984
- /5/ Kahl, Bernd: A/D-Wandlersystem C 500 D/ C 501 D/ C 502 D/  
C 504 D Schriftenreihe Applikative Information  
des VEB Applikationszentrum Elektronik Berlin  
( erscheint 1986 )
- /6/ Fachbereichsstandard: Digitalprozessorschaltkreis für inte-  
grierende Analog-Digital-Wandler C 504 D  
TGL 43 268, Gruppe 13 787, August 1984
- /7/ Zinke, Henning: B 511 N/ B 589 N - Integrierte Schaltungen  
für eine kostengünstige Temperaturerfassung  
11. Mikroelektronik-Bauelemente-Symposium 1985,  
Frankfurt (Oder), Bd. 1
- /8/ Fachbereichsstandard: Integrierte Halbleiterschaltkreise :  
-Begriffe, Kurzzeichen und Definitionen für  
Wandler-Bauelemente, TGL 38 393, Entwurf  
Dezember 1985

## Informations- und Applikationshefte „MIKROELEKTRONIK“

- Heft 1: A 210 und A 211 (6 W- und 1 W-Verstärker)  
Heft 2: A 301 (Initiator-IS)  
Heft 3: A 290 (Stereo-Dekoder IS)  
Heft 4: A 202 (Verstärker-IS für Tonbandgerät)  
Heft 5: A 244 und A 281 (AM-Empfänger-IS und AM-FM-ZF-Verst.)  
Heft 6: Importbauelemente RGW (IS)  
Heft 7: A 273 und A 274 (Stereo-Höh.- und Tiefen-Einst.)  
Heft 8: Importbauelemente RGW (Transistoren)  
Heft 9: A 302 (Schwellspannungs-IS) und B 461/B 462 G  
Heft 10: A 277 (LED-Ansteuer-IS)  
Heft 11: B 260 (IS für Schaltnetzteile)  
Heft 12: CMOS - Logik IS  
Heft 13: Leistungselektronik 1 (Grundlagen)  
Heft 14: C 520 (3-Digit-Analog/Digitalwandler)  
Heft 15: D 410 D und E 412 D (Treiber-IS)  
Heft 16: Leistungselektronik 2  
Heft 17: Leistungselektronik 4 (Arb.-Bereiche)  
Heft 18: Leistungselektronik 3 (Leist.-Transistoren DDR)  
Heft 19: Interface IS  
Heft 20: Übersicht IS des HFO  
Heft 21: Bipolare Op.-Verstärker 1  
Heft 22: Bipolare Op.-Verstärker 2  
Heft 23: B 303 D - B 306 D (Initiator-IS)  
Heft 24: A 225 D (FM-ZF-Verstärker IS)  
Heft 25: Importe IS Teil 1  
Heft 26: Importe IS Teil 2  
Heft 27: A 2030 H/V Integrierter NF-Verstärker  
Heft 28: Transistor - Arrays  
Heft 29: MOS - Speicher Teil 1  
Heft 30: MOS - Speicher Teil 2  
Heft 31: D/A - Wandlerfamilie C 565 D  
Heft 32: A/D - Wandlersystem C 500 D - C 504 D

Die Hefte 1 bis 16 und Heft 18 sind bereits vergriffen. Heft 17, 19 und 20 können noch bestellt werden. Für die Hefte 21 bis 30 sind nur Komplexbestellungen zu je 10 Titeln möglich.

### Schriftliche Bestellungen für den Versand nur an:

KAMMER der TECHNIK  
Bezirksvorstand Frankfurt (Oder)  
Ebertusstraße 2  
Frankfurt (Oder) 1200

### Direktverkauf:

Informationszentrum HFO  
Karl-Marx-Straße 32  
Frankfurt (Oder) 1200